

1)  $Opel \rightarrow 1 \text{ bit} \rightarrow$  escolhe o que vai usar para os jumps

BRnel  $\rightarrow 3 \text{ bits} \rightarrow$  escolhe o Branch

WE  $\rightarrow 1 \text{ bit} \rightarrow$  write enable

DA  $\rightarrow 5 \text{ bits} \rightarrow$  endereço do registro D (destino)

AA  $\rightarrow 5 \text{ bits} \rightarrow$  endereço do registro A

BA  $\rightarrow 5 \text{ bits} \rightarrow$  endereço do registro B

IMM  $\rightarrow 12 \text{ bits} \rightarrow$  imediato

selB  $\rightarrow 1 \text{ bit} \rightarrow$  seleciona o que é usado nas operações

IntOp  $\rightarrow 5 \text{ bits} \rightarrow$  escolhe a operação a ser executada

selM  $\rightarrow 1 \text{ bit} \rightarrow$  escolhe o registro que vai para a memória

MW  $\rightarrow 1 \text{ bit} \rightarrow$  Memory write enable

MImm  $\rightarrow 2 \text{ bits} \rightarrow$  tamanho da memória para a memória

WBnel  $\rightarrow 2 \text{ bits} \rightarrow$  escolhe a write back

2

Tipos R: AB  $\rightarrow 24-20$  I: AD  $\rightarrow 11-7$   
 AD  $\rightarrow 11-7$  A4  $\rightarrow 19-15$   
 A4  $\rightarrow 19-15$  Imm  $\rightarrow 31-20$

S: AB  $\rightarrow 24-20$  B: AB  $\rightarrow 24-20$   
 A4  $\rightarrow 19-15$  A4  $\rightarrow 19-15$   
 Imm  $\rightarrow 31-26$  e  $11-7$  Imm  $\rightarrow 31$  e  $7$  e  $30-25$  e  $11-8$

DA = I[11; 7]

AA = I[19; 15]

BA = I[24; 20]

	Tipos I	Tipos S	Tipos B	IMM sel
IMM[0]	I[20]	I[7]	x	Tipos I (quando não é I, quando é I)
IMM[4; 1]	I[24; 21]	I[11; 8]	I[11; 8]	Tipos I
IMM[10; 5]	I[30; 25]	I[30; 25]	I[30; 25]	x
IMM[11]	I[31]	I[31]	I[7]	Tipos B
IMM[12]	x	x	I[31]	x

Tipos I:  $Op(6) \times Op(5) + Op(2)$

Tipos S:  $Op(6) \times Op(5) \times Op(4)$

Tipos B:  $Op(6) \times Op(5) \times Op(2)$

Opel: Tipos B  $\rightarrow 0$  BRsel  
 Opel  $\rightarrow 1$  Tipos I  $\rightarrow 000$   
 Rnd  $\rightarrow x$  Tipos S  $\rightarrow 000$   
 Tipos R  $\rightarrow 000$   
 hreq  $\rightarrow 010$   
 hre  $\rightarrow 011$   
 hrt  $\rightarrow 101$   
 hgl  $\rightarrow 100$   
 hhm  $\rightarrow 111$   
 hgem  $\rightarrow 110$   
 hgt  $\rightarrow 001$

WE  
 Tipos  $\rightarrow 0$   $\rightarrow$  tabela do emulador  
 Tipos  $\rightarrow 0$  MW  
 Tipos  $\rightarrow 1$  Tipos S  $\rightarrow 1$   
 Tipos  $\rightarrow 1$  Tipos B  $\rightarrow 0$   
 Tipos  $\rightarrow 1$  Tipos I  $\rightarrow 0$   
 Tipos  $\rightarrow 1$  Tipos R  $\rightarrow 0$   
 SelB  
 Tipos I  $\rightarrow 1$   
 Tipos S  $\rightarrow 1$   
 Tipos R  $\rightarrow 0$   
 Tipos B  $\rightarrow 0$   
 WImm  
 lb  $\rightarrow 00$  (f3) lb  $\rightarrow 00$  (f3)  
 lh  $\rightarrow 01$  (f3) lh  $\rightarrow 01$  (f3)  
 lw  $\rightarrow 10$  (f3) lw  $\rightarrow 10$  (f3)  
 Rnd  $\rightarrow xx$   
 WBSel  
 lb  
 lh  $\rightarrow 10$   
 lw  
 addi ori xor  
 andi andi andi andi  
 xori addi ori ori  
 andi andi andi  
 Opel  $\rightarrow 00$   
 Rnd  $\rightarrow xx$

3) Opel  $\rightarrow Op(2)$

Mm	f3	Mbr
000	010	
001	011	
010	xxx	
011	xxx	
100	101	
101	100	
110	111	
111	110	

WE  $\rightarrow Op(6) \times Op(5)$   
 SelB  $\rightarrow Op(6) \times Op(5) + Op(6) \times Op(5) \times Op(4)$   
 MW  $\rightarrow Op(6) \times Op(5) \times Op(4)$   
 WBSel 1  $\rightarrow Op(6) \times Op(5) \times Op(4)$   
 WBSel 0  $\rightarrow Op(6) \times Op(4)$   
 MIm  $\rightarrow f3[1; 0] \rightarrow I[13; 12]$

4

Rd  $\leftarrow$  mem Ra  
 Opel: x BRnel: 000 WE: 1 SelB: 1 IntOp: 01011 MW: 0  
 AA: Ra DA: Ra IMM: 1111 1111 1111 MIm: xx WBSel: 01  
 PC  $\leftarrow$  Ra  
 Opel: 1 BRnel: 001 WE: 0 SelB: x IntOp: xxxxx MW: 0  
 AA: Ra IMM: 0000 0000 0000 MIm: xx WBSel: xx  
 Rd  $\leftarrow$  Ra + Rd + Imm  
 Opel: x BRsel: 000 WE: 1 SelB: 0 IntOp: 00010 MW: 0  
 AA: Ra MIm: xx  
 BA: Rd WBSel: 01  
 DA: Rd  
 Rd  $\leftarrow$  Ra + Imm; M[Ra + Imm]  $\leftarrow$  Rd  
 Opel: x BRsel: 000 WE: 1 SelB: 1 IntOp: 0000 MW: 1  
 AA: Ra MIm: 10  
 BA: Rd WBSel: 01  
 DA: Rd  
 IMM: imm

M[Ra]  $\leftarrow$  Rd; Rd  $\leftarrow$  Ra + Imm  
 que liga a saída do ALU  
 do Banco de Registo  
 Temos de colocar um mux extra na entrada de endereços de memória  
 Opel: x BRsel: 000 WE: 1 SelB: 1 IntOp: 0000 MW: 1  
 AA: Ra MIm: 10  
 BA: Rd WBSel: 01  
 DA: Rd Mux extra: 1  
 IMM: imm