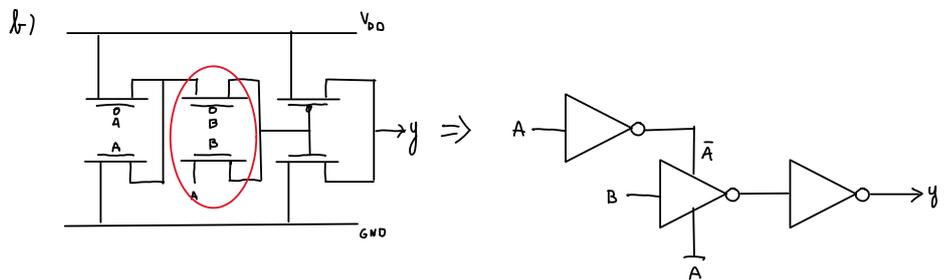
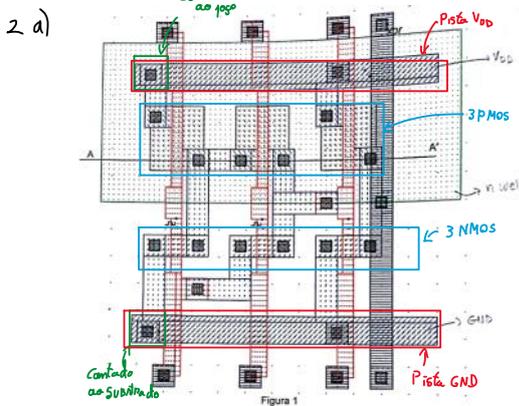
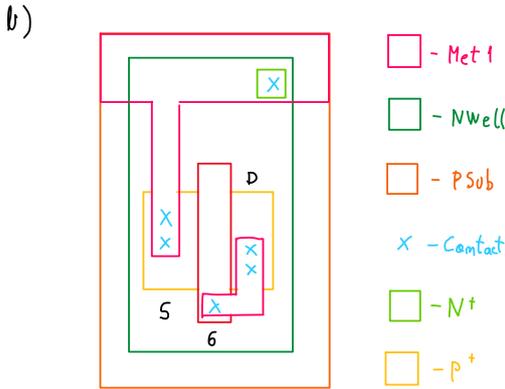


- 1 a) Para definir p+:
- Mask Nwell e depositar o NWELL;
 - Mask Active Area para colocar o Thin Oxide;
 - Mask Polysilicon para colocar o Poly (gates);
 - Mask p+, juntamente com os gates já colocados definem a colocação de p+ ;
 - E por ultimo necessita de annealing para garantir que as difusões são bem definidas.

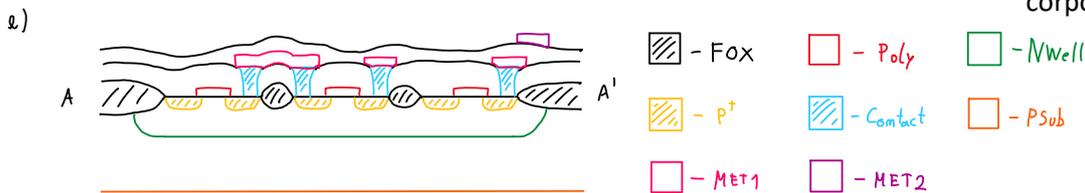


c)

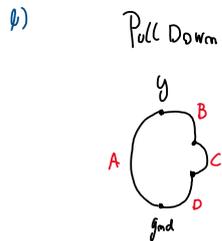
A	B	y
0	0	0
0	1	1
1	0	1
1	1	0

\Rightarrow XOR

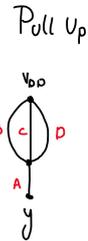
d) O efeito de corpo é o aumento da tensão de threshold (V_{th}) com o aumento da tensão da Source ao Bulk (V_{sb}). Os transistores que sofrem de efeito de corpo são os assinalados.



a) $y = \overline{A + BCD}$



1	A	B	C	D	D	C	B	A	1
2	B	C	D	A	A	D	C	B	2
	C	D	A	B	B	A	D	C	
	D	A	B	C	C	B	A	D	

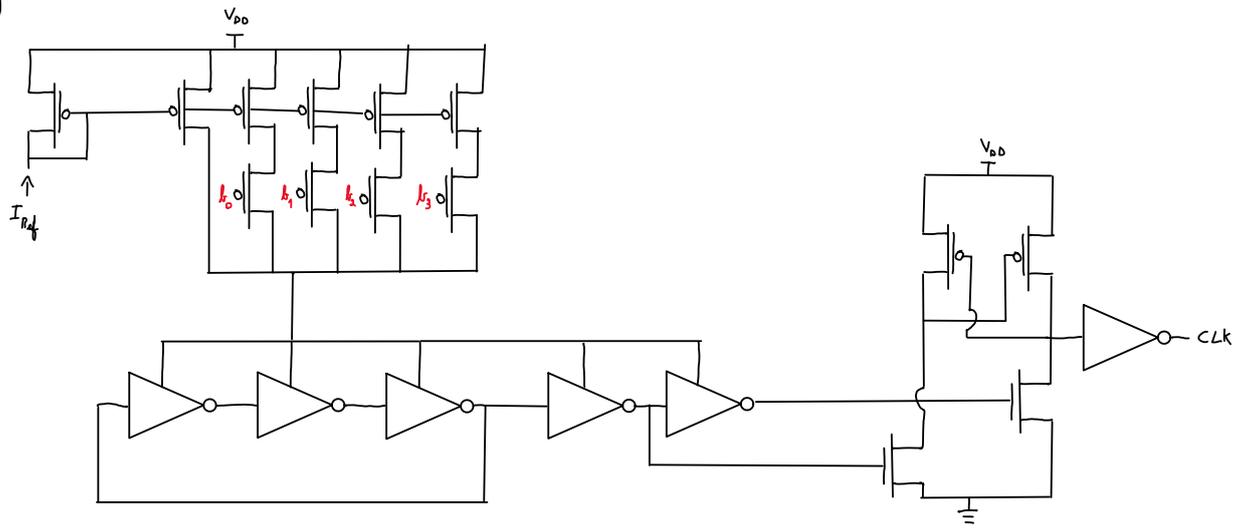


1	A	B	C	D	D	C	B	A	1
	A	B	D	C	C	D	B	A	
	A	C	B	D	D	B	C	A	
	A	C	D	B	B	D	C	A	
	A	D	B	C	C	B	D	A	
1	A	D	C	B	B	C	D	A	1

c) Podemos usar ABCD ou DCBA
 São os que ocupam menor área visto que como são caminhos consistentes podem ser implementados com os transistores complementares alinhados de tal forma que os gates não têm de se cruzar.
 São os que maximizam a velocidade de resposta visto que passam menos vezes pela saída, ou seja minimizamos a capacidade de saída melhorando assim a velocidade de resposta.

3

a)



b)

