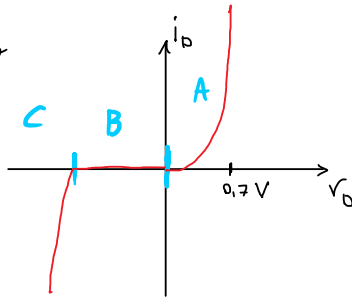
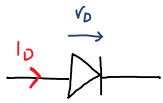


V ou v - Minúscula Valor total: i_A, V_A C.C. = Curto - Circuito
 I ou V - Maiúscula Valor nominal: I_A, V_A C.A. = Circuito aberto
 Valor instantâneo: i_a, v_a

Diodos

▽ Diodos de junção



A $V_D > 0 \quad i_D = I_S \left(e^{\frac{V_D}{nV_T}} - 1 \right) \approx I_S e^{\frac{V_D}{nV_T}}$

($V_T = 25 \text{ mV}$) *região direta*

B $V_D < 0 \text{ e } |V_D| < V_{limite}$

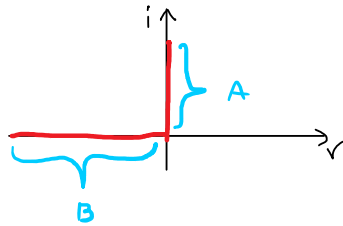
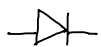
$i_D = 0$ *região inversa*

C $V_D < 0 \text{ e } |V_D| > V_{limite}$

Existe $i_D < 0$ *região de ruptura*

Modelo

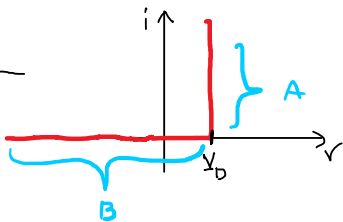
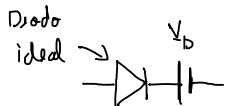
- Ideal



A - Condutividade: $V_D \geq 0 \Rightarrow i_D > 0$

B - Não condutividade: $V_D < 0 \Rightarrow i_D = 0$

- Diodo com tensão constante

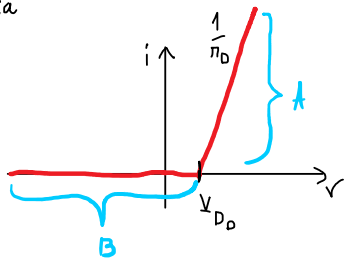
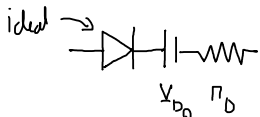


$V_D \in [0,6, 0,8] \text{ V} \Rightarrow V_D = 0,7$ (Valor mais comum)

A - Condutividade: $V_D \geq V_{D0} \Rightarrow i_D > 0$

B - Não condutividade: $V_D < V_{D0} \Rightarrow i_D = 0$

- Diodo com resistência

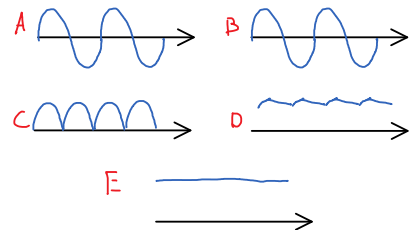


$V_{D0} \approx [0,5, 0,65] \text{ V}$

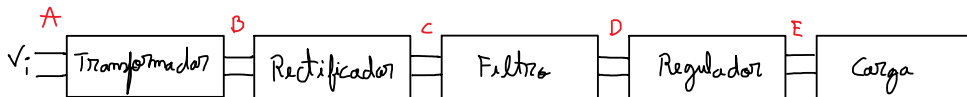
A - Condutividade: $V_D \geq V_{D0} \Rightarrow i_D > 0$ com declive $\frac{1}{R_D}$

B - Não condutividade: $V_D < V_{D0} \Rightarrow i_D = 0$

Formas de ondas:

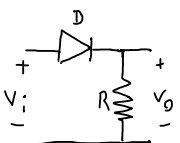


▽ Fontes de Alimentação

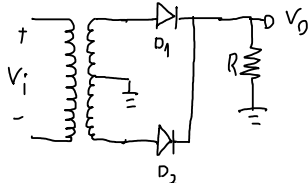


Retificadores:

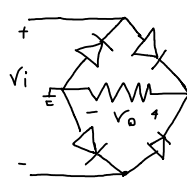
Meia-Onda



Onda completa



Ponte de Graetz



Valores médios:

Com $V_i(t) = A \sin(2\pi f t)$

- Retificador de meia onda: $T = \frac{1}{f}$

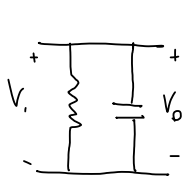
$V_{D_{av}} = \frac{1}{T} \int_0^{\frac{T}{2}} A \sin(2\pi f t) dt = \frac{A}{\pi}$

- Retificador de onda completa

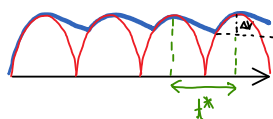
$V_{D_{av}} = \frac{2}{T} \int_0^{\frac{T}{2}} A \sin(2\pi f t) dt = \frac{2A}{\pi}$

Nota: Se nos retificadores apresentados traçarmos a polarização dos diodos obtemos o inverso, ou seja nos de meia-onda obtemos apenas as arcadas negativas, e nos de onda completa obtemos todas as arcadas mas negativas.

- Filtro (Passa-baixa)



V_i
 V_o



ΔV é a tensão de tremor

***Nota:** A decada da tensão não é uma recta, mas sim uma exponencial, tal como estudado para os circuitos RC em ACIR mas enquanto podemos aproximar.

Pela equação do condensador temos: $i = C \frac{dV}{dt}$

Assumindo que a queda é uma recta* temos: $i = C \frac{\Delta V}{\Delta t}$

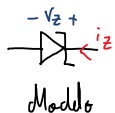
Sendo $i = \frac{V_{IM}}{R}$ (V_{IM} = valor máximo de V_i)

e $\Delta t = t^*$ $\left\{ \begin{array}{l} \text{Caso seja um rectificador de meia onda: } t^* = T \\ \text{Caso seja um rectificador de onda completa: } t^* = \frac{T}{2} \end{array} \right.$

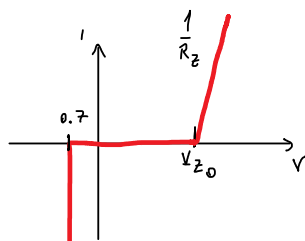
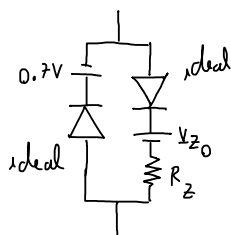
$$\text{Obtemos: } \frac{V_{IM}}{R} \cdot t^* = C \Delta V \Leftrightarrow \Delta V = \frac{V_{IM} \cdot t^*}{C R}$$

- Regulador:

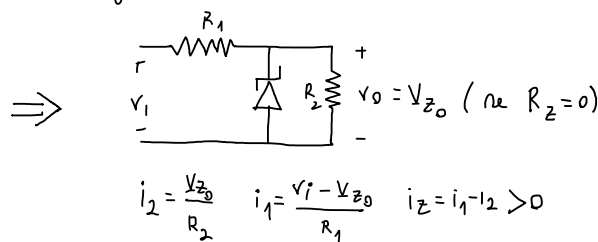
- Diodo Zener (feito para funcionar na inversão)



Modelo

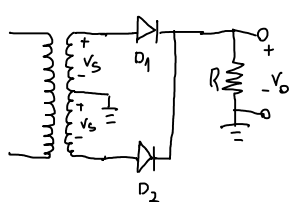


Regulador de tensão em paralelo



Exemplo Resolvido:

(Retirado do exame CEB 2021/22 7/7)

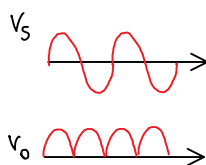


$$V_s = 5 \sin(2\pi \cdot 50 t)$$

$$R = 10 \text{ k}\Omega$$

D_1 e D_2 são ideais

a) Esboçar V_s e V_o . Calcular o valor médio de V_o



$$V_{oav} = \frac{2}{T} \int_0^{T/2} A \sin(2\pi f t) dt = \frac{2A}{\pi} = \frac{10}{\pi} = 3.1831 \text{ V}$$

b) Dimensionar um condensador para se ter em paralelo com R para que a tensão de tremor não exceda os 100 mV.

$$\Delta V = 100 \text{ mV}$$

$$R = 10 \text{ k}\Omega$$

$$V_{OM} = 5 \text{ V}$$

$$T = \frac{1}{50}$$

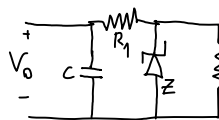
$$t^* = \frac{T}{2} = \frac{1}{100}$$

Valor máximo de C para que $\Delta V = 100 \text{ mV}$ e

$$\Delta V \approx \frac{V_{OM}}{C R} \cdot t^* \Leftrightarrow C \approx \frac{V_{OM} t^*}{\Delta V R} = 50 \mu\text{F}$$

c) Indicar e dimensionar os elementos necessários de modo a realizar uma fonte de tensão estabilizada de 3.3 V.

Sendo $R = 10 \text{ k}\Omega$, precisamos de 1 outra resistência e de 1 diodo zener



$$\text{Zener: } V_Z = 3.3 \text{ V}$$

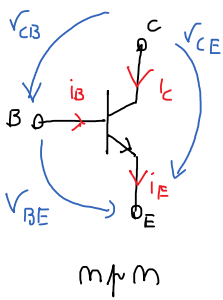
$$R_1: i_Z > 0 \Leftrightarrow i_1 - i_R > 0 \Leftrightarrow \frac{V_o - V_Z}{R_1} - \frac{V_Z}{R} > 0$$

$$\Leftrightarrow R_1 < \frac{R}{V_Z} (V_o - V_Z) \Leftrightarrow R_1 < 5.15 \text{ k}\Omega$$

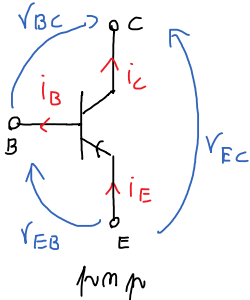
$$V_Z = 3.3 \text{ V} \text{ e } R_1 = 5 \text{ k}\Omega \text{ e } C = 50 \mu\text{F}$$

Nota: Se considerarmos $V_D = 0.7 \text{ V}$ temos $i_1 = \frac{V_o - V_D - V_Z}{R_1}$
logo $R_1 < \frac{R(V_o - V_D - V_Z)}{V_Z} = 3 \text{ k}\Omega$

BJT



m.p.m



m.p.m

$$i_E = i_C + i_B$$

$$\text{m.p.m} : V_{CE} = V_{CB} + V_{BE}$$

$$\text{m.p.m} : V_{EC} = V_{EB} + V_{BC}$$

C - Collector

E - Emitter

B - Base

Nota: Para aplicar as equações para m.p.m já que para m.p.m basta mudar as letras ou seja se para m.p.m temos $V_{BE} < 0$ para m.p.m temos $V_{EB} < 0$.

Corte

$$V_{BE} < 0 \mid V_{CE} > 0 \mid i_B = i_C = i_E = 0$$

- Considera-se cortado se $V_{BE} < 0.5V$ já que a corrente tem valores muito reduzidos

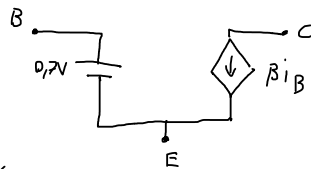


Zona Ativa Directa

$$V_{CE} > V_{BE} \mid V_{BE} > 0 \mid i_C = \beta i_B$$

$$i_C \approx I_S e^{\frac{V_{BE}}{V_T}}$$

$$V_T = 25 \text{ mV}$$

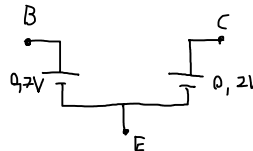


- Considera-se $V_{BE} \approx 0.7V$ já que a sua variação é muito pequena, e esta simplificação facilita bastante a análise
- β é um parâmetro do transistor

Saturação

$$V_{CE} = V_{CE_{sat}} \approx 0.2V \mid i_B > 0 \mid i_C > 0 \mid V_{BE} \approx 0.7V$$

$$i_C < \beta i_B$$



- O limiar de saturação dá-se quando $V_{CE} = V_{BE} = 0.7V$

Zona Ativa Inversa (mão na roda)

$$V_{BC} > 0 \mid V_{EC} > V_{BC}$$

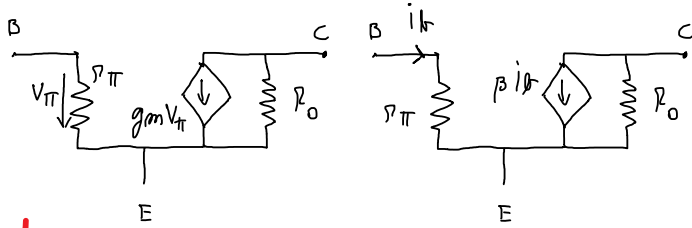
$$-i_E = \beta_N (-i_B) \text{ onde } \beta_N < 1 \text{ (É basicamente uma zona ativa de menor qualidade)}$$

$$\text{- Efeito de Early: } i_C = I_S e^{\frac{V_{BE}}{V_T}} \left(1 + \frac{V_{CE}}{V_A} \right)$$

A equação apresentada na zona ativa é apenas uma aproximação dado que na realidade i_C depende também de V_{CE} . No entanto, este efeito é desprezável quando a tensão de Early, V_A , tende para infinito.

▽ Modelo incremental (simples na região ativa)

- É igual para pnp e npn



$$g_m = \frac{I_C}{V_T} \quad (\text{transcondutância})$$

$$r_{\pi} = \frac{\beta}{g_m}$$

$$R_O = \frac{V_A + V_{CE}}{I_C} \approx \frac{V_A}{I_C}$$

$V_A \gg V_{CE}$

[Deve-se ao efeito de Early o caso V_A seja muito grande temos $R_O \rightarrow \infty$]

! Ao analisar circuitos com o modelo incremental apenas nos interessa as variações das grandezas logo

- Fontes de tensão constante $\Rightarrow \Delta V = 0 \Rightarrow$ curto-circuito incremental

- Fontes de corrente constante $\Rightarrow \Delta I = 0 \Rightarrow$ circuito aberto incremental

Parâmetros importantes:

Resistência de entrada: $R_i = \frac{V_i}{I_i}$

Resistência de saída: $R_O = \frac{V_O}{I_O} \Big|_{V_i=0}$

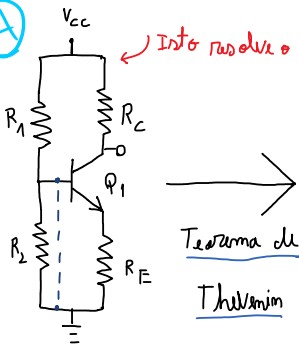
Ganho de tensão: $A_V = \frac{V_O}{V_i} \Big|_{I_O=0}$

Transcondutância: $G_m = \frac{I_O}{V_i} \Big|_{V_O=0}$

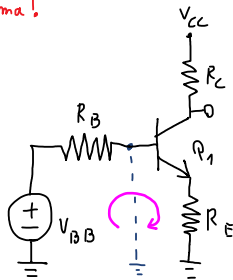
▽ Polarização Estabilizada

$\rightarrow$ Interessa ter um I_C estável, mas β tem uma grande dispersão, logo temos de estabilizar, e isso faz-se com feedback:

(A) $\leftarrow$ Isto resolve o problema!



Teorema de
Thévenin



$$R_B = R_1 // R_2$$

$$V_{BB} = V_{CC} \left(\frac{R_2}{R_1 + R_2} \right)$$

Logo temos:

$$V_{BB} = I_E R_E + V_{BE} + I_B R_B \quad I_B = \frac{I_E}{\beta + 1} \quad I_C + I_B = I_E$$

$$I_C = \frac{V_{BB} - V_{BE}}{R_E + \frac{R_B}{\beta + 1}} \left(1 - \frac{1}{\beta + 1} \right) \approx \frac{V_{BB} - V_{BE}}{R_E + \frac{R_B}{\beta + 1}}$$

Seja assim se $R_E \gg \frac{R_B}{\beta + 1}$, I_C fica pouco dependente das variações de β !

Nota: Não queremos R_B muito baixo, já que queremos evitar uma dissipação elevada e uma resistência de entrada baixa.

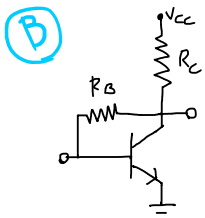
Para I_E não depender da temperatura devemos ter $V_{BB} \gg V_{BE}$, logo $R_E I_E$ deve ser elevado

Queremos V_{CE} elevado para não estarmos próximos da saturação

Queremos um ganho elevado ($A = -\frac{I_C R_C}{V_T}$) logo queremos $I_C R_C$ elevado

Como $V_{CC} = I_E R_E + V_{CE} + I_C R_C$ para equilibrar os requisitos é comum ter-se $\frac{1}{3} V_{CC} \approx I_E R_E \approx V_{CE} \approx I_C R_C$

Outra forma de fazer polarização estabilizada:



$$\begin{cases} I_C = \beta I_B \\ V_{CC} = I_C R_C + V_{BE} + I_B R_B \end{cases} \Rightarrow I_C = \frac{V_{CC} - V_{BE}}{R_C + \frac{R_B}{\beta}}$$

Teremos a mesma conclusão, se $R_C \gg \frac{R_B}{\beta}$, I_C fica pouco dependente da dispersão de β

Addendum: A polarização estabilizada resulta da realimentação negativa devida a R_E em A e R_B em B.

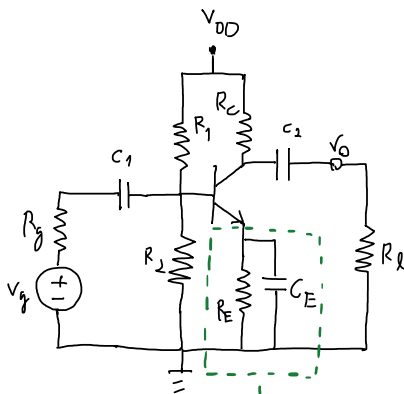
A β muda de forma a que $I_C \uparrow \rightarrow I_E \uparrow \rightarrow R_E I_E \uparrow \rightarrow V_{BE} \downarrow \rightarrow I_C \downarrow$

B $I_C \uparrow \rightarrow R_C I_C \uparrow \rightarrow V_{CE} \downarrow \rightarrow I_B \downarrow \rightarrow I_C \downarrow$

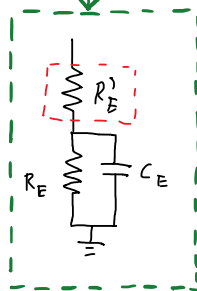
O resultado final é contrário ao aumento inicial, daí a estabilização

▽ Amplitudes de Amplificação Simples Nota: Vou apenas expor os esquemas para componente discretos

- Emissor comum



Com degeneração de emissor



- C_1 e C_2 são condensadores de acoplamento, ou seja bloqueiam os componentes contínuos
- C_E é um condensador de contorno, ou seja é dimensionado de forma a que na banda passante seja um curto-circuito
- R_L é a resistência de carga

Características

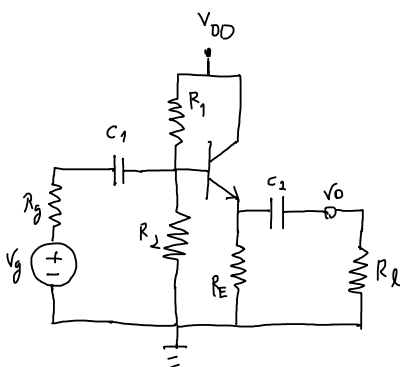
- Ganho de tensão médio
- Resistência de entrada elevada
- Resistência de saída média

É usado como um amplificador de tensão para cargas elevadas!

Vantagens:

- Maior resistência de entrada
- Devido à polarização estabilizada, o ganho fica aproximadamente independente dos parâmetros do transistor
- A largura de banda aumenta

- Colector comum

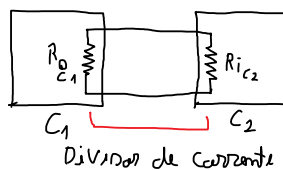


Características

- Ganho de tensão unitário
- Resistência de entrada muito elevada
- Resistência de saída baixa

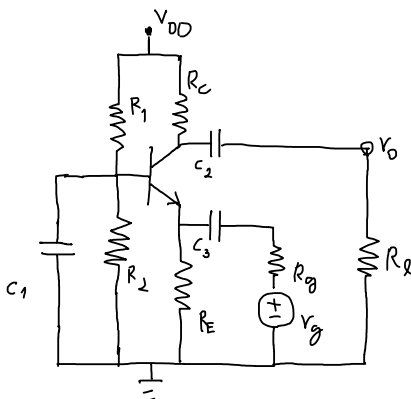
→ Bom andar isolador de tensão (Buffer)

Nota: Tendencialmente é útil ter uma resistência de entrada elevada e uma resistência de saída baixa para evitar perder potência.



Divisor de corrente

- Base comum



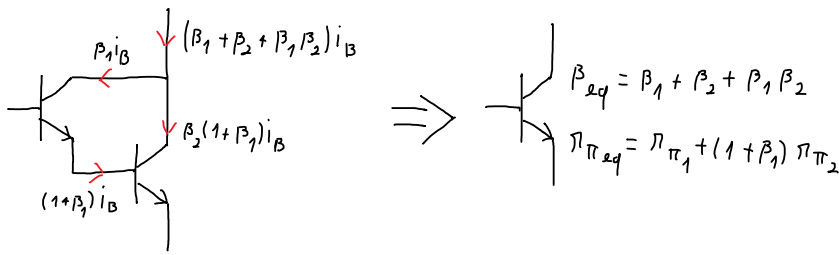
Características

- Ganho de tensão médio
- Resistência de entrada baixa
- Resistência de saída média

→ Ganho de corrente unitário, é um bom isolador de corrente.

Nota: Quando se usa o andar de base comum e o andar de emissor comum temos um andar cascode (atribuído aos transistores MOS)

- Transistor composto (Montagem de Darlington) É útil quando os transistores têm um β pequeno



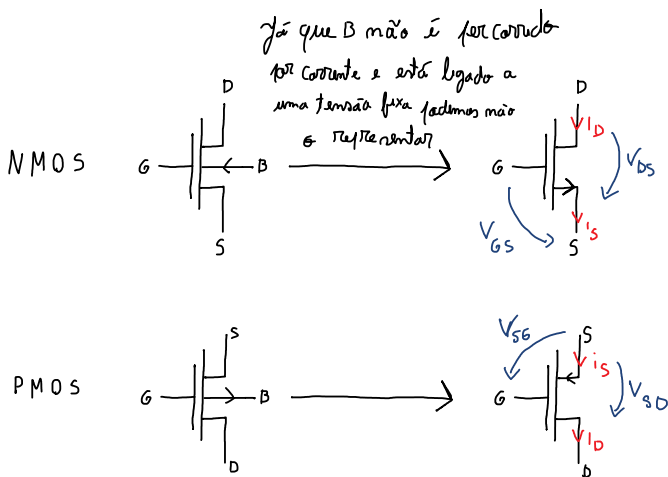
MOS

Nota: Vale apenas colocar as equações para NMOS já que para PMOS basta mudar as letras ou seja se para NMOS temos $V_{GS} > 0$ para PMOS temos $V_{SG} > 0$.

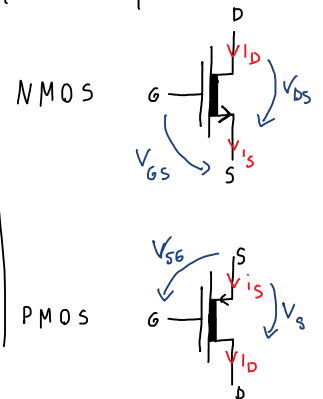
Nota: Todos os transistores MOS têm uma característica, a tensão de limiar (V_t), que é a tensão a partir da qual o transistor conduz. Sendo assim podemos dividir os MOS em duas categorias:

- Transistores de reforço onde $V_t > 0$

- Transistores de depleção onde $V_t < 0$

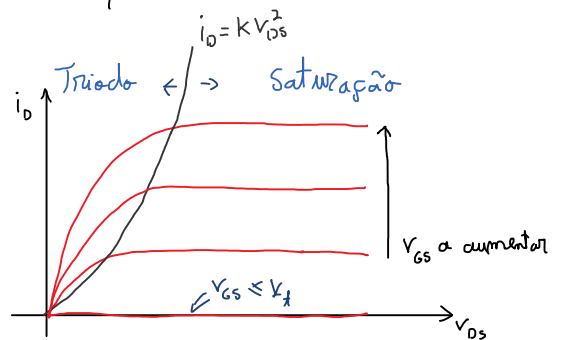


D - Drain (Dreno)
G - Gate (Porta)
S - Source (Fonte)
B - Bulk (Substrato / corpo)



$$I_G = I_B = 0$$

$$I_D = I_S$$



Corte

$$V_{GS} \leq V_t \quad | \quad i_D = 0$$

Condução

$$V_{GS} > V_t \quad | \quad i_D \neq 0$$

Triodo: $V_{GS} - V_t > V_{DS} \rightarrow i_D = k [2(V_{GS} - V_t)V_{DS} - V_{DS}^2]$

Satuação: $V_{GS} - V_t \leq V_{DS} \rightarrow i_D = k (V_{GS} - V_t)^2$

Parâmetro k: A definição adotada pela cadeira* é:

$$k = \frac{1}{2} \mu C_{ox} \frac{W}{L} \quad [AV^{-2}]$$

- W : width (largura)

- μ : mobilidade dos portadores de carga

- ϵ_{ox} : constante dielétrica

- L : length (comprimento)

- $C_{ox} = \frac{\epsilon_{ox}}{t_{ox}}$: Capacidade por unidade de área

- t_{ox} : thickness (espessura)

* A definição pode ser diferente

- Modelação do comprimento do canal: $i_D = k(V_{GS} - V_A)^2 (1 + \lambda V_{DS})$ (equivalente ao efeito de Early nos BJT)

A equação apresentada para a saturação é apenas uma aproximação dado que na realidade i_D depende também de V_{DS}
 λ^{-1} é equivalente a V_A e λ é aproximadamente proporcional a L

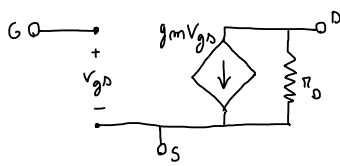
- Efeito de corpo: V_A na realidade depende V_{SB} , quando o body está ligado à source não há problema mas como o body às vezes está ligado a uma referência (fonte de tensão constante) este efeito pode ser relevante, dado que a tensão da source pode estar a variar.

$$V_A = V_{A_0} + \gamma (\sqrt{2\phi_f + V_{SB}} - \sqrt{2\phi_f})$$

- $V_{A_0} = V_A$ quando $V_{SB} = 0$
 - γ e $2\phi_f$ parâmetros que dependem da tecnologia

▽ Modelo incremental (sempre em saturação)

- É igual para PMOS e NMOS



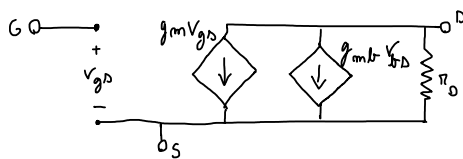
$$i_D = g_m v_{gs} \Rightarrow g_m = 2k(V_{GS} - V_A) = \frac{2I_D}{V_{GS} - V_A} = 2\sqrt{kI_D}$$

$$r_o = \frac{1 + \lambda V_{DS}}{\lambda I_D} \approx \frac{1}{\lambda I_D} = \frac{V_A}{I_D}$$

$\lambda V_{DS} \ll 1$

Deve-se à modelação do comprimento do canal
 e caso λ seja muito pequeno temos $r_o \rightarrow \infty$

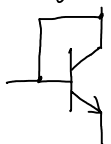
- Com efeito de corpo:



$$\text{Tendencialmente } g_{mb} \in [0,1 g_m ; 0,3 g_m]$$

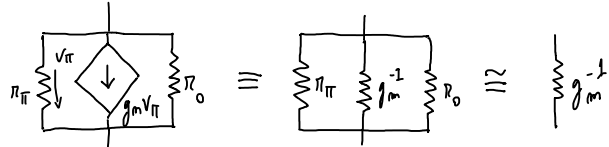
(Este g_{mb} é mos dado, não temos fórmula)

▽ Transistores ligados como diodo



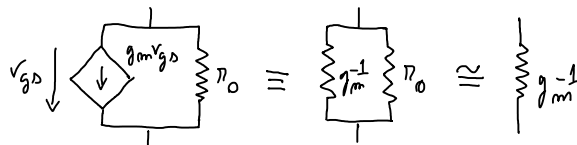
$$V_{CE} = V_{BE} = 0,7V$$

Em incremental



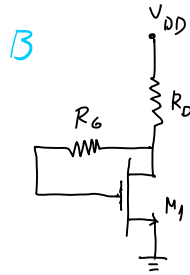
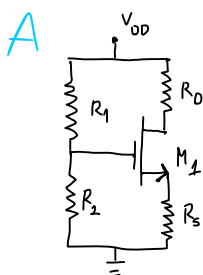
Em incremental

$$V_{DS} = V_{GS}$$



▽ Montagens

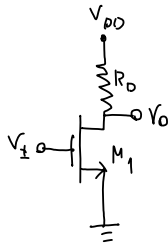
- Polarização Estabilizada



É equivalente à polarização estabilizada dos BJT, ou seja, o princípio de funcionamento é o mesmo, só mudam as equações

Nota: A montagem **B** NÃO se aplica a transistores de depleção!

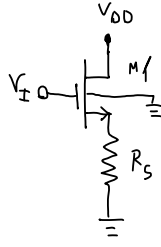
- Amplificador de fonte comum



Características:

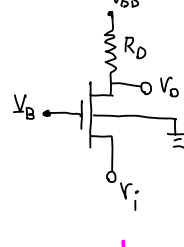
- Resistência de entrada infinita
 - Resistência de saída média
 - Ganho de tensão médio
- (Semelhante ao amplificador de emissor comum)

- Amplificador de Dreno comum



- Ganho de tensão unitário
 - Resistência de entrada infinita
 - Resistência de saída baixa
- (Semelhante ao amplificador de coletor comum)

- Amplificador de porta comum

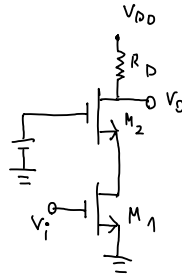


- Ganho de tensão médio
 - Resistência de entrada baixa
 - Resistência de saída média
- (Semelhante ao amplificador de base comum)

Nota: Na análise de um circuito a forma mais fácil de saber que tipo de amplificador se trata é fazer o esquema incremental e ver qual dos terminais está ligado à massa (logo é comum ao circuito todo). Ou seja, se no esquema incremental o emissor está ligado à massa é um amplificador de emissor comum.

- Amplificador Cascode

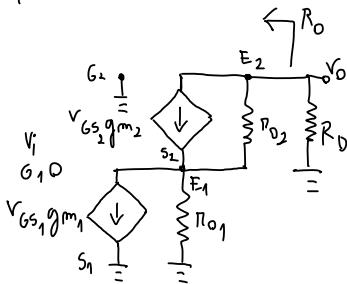
O amplificador de porta comum é pouco utilizado individualmente, mas é usado associado ao amplificador de fonte comum, e a essa associação chamamos amplificador cascode:



Semelhante ao amplificador de fonte comum

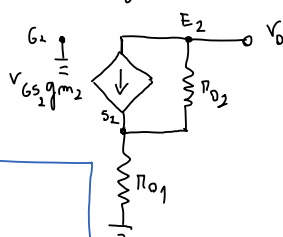
- Resistência de entrada infinita
- Resistência de saída elevada
- Ganho de tensão médio

Esquema incremental (ignorando efeito de corpo)



Vamos calcular R_0 (é um parâmetro importante para este amplificador)

Para R_0 fazemos $V_i = 0$ e obtemos:



$$\text{Logo: } V_0 = r_{o1} \cdot i_o + r_{o2} (i_o + g_{m2} r_{o1} i_o) \Leftrightarrow \\ \Leftrightarrow R_0 = r_{o1} + r_{o2} (1 + g_{m2} r_{o1}) \approx g_{m2} r_{o2} r_{o1}$$

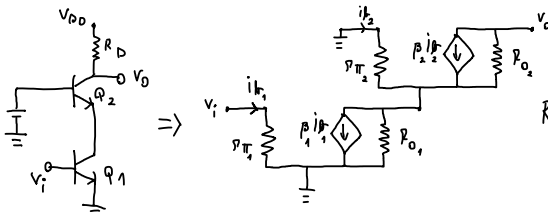
$$R_0 \approx g_{m2} r_{o2} r_{o1}$$

Nota: Se formos 3 transistores teríamos:

$$R_0 \approx g_{m3} r_{o3} g_{m2} r_{o2} r_{o1}$$

(para N transistores a expressão mantém-se)

Adicional: Amplificador Cascode BJT

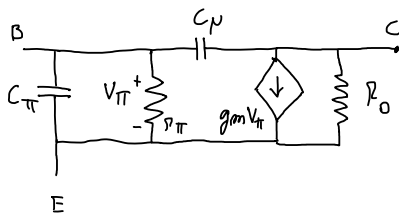


$$R_0 = r_{o2} + \beta_2 \frac{r_{o1}}{r_{\pi 2} + r_{o1}} r_{o2} + (r_{o1} // r_{\pi 2}) \approx \\ \approx \frac{1}{2} \beta_2 r_{o2}$$

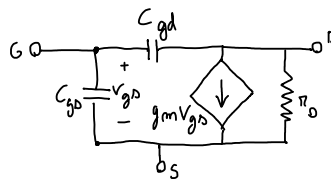
Resposta em Frequência

▽ Esquemas incrementais:

BJT



MOS



Os polos de baixa frequência devem-se aos condensadores grandes colocados por mais no circuito, e servem para isolar a componente DC (Ver página 5)

Os polos de alta frequência devem-se dos condensadores pequenos, derivados dos próprios transistores e que fazem o ganho diminuir ($C_{gd}, C_{gs}, C_{pi}, C_{mu}$ entre outros)

▽ Resposta em baixa frequência.

$$\sum_K \omega_{pK} = \sum_K \frac{1}{C_K R_{K\infty}}$$

Método das constantes de tempo de Curto-Circuito

- $R_{K\infty}$ é a resistência equivalente em paralelo com C_K com os restantes condensadores em curto-circuito e com os geradores independentes anulados

! Esta expressão é simplificada se tivermos um polo dominante, ou seja assumirmos que há apenas uma frequência de corte (ω_L) que se impõe sobre os outros, logo obtemos:

$$\omega_L \approx \sum_K \frac{1}{C_K R_{K\infty}}$$

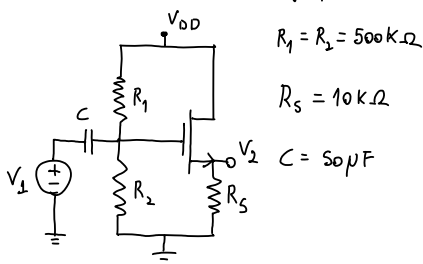
! Ainda podemos simplificar mais se tivermos apenas um condensador, ou um condensador dominante, onde um condensador dominante é um condensador tal que o seu termo $\frac{1}{C_K R_{K\infty}}$ é muito superior ao termo dos outros condensadores. Logo:

$$\omega_L \approx \frac{1}{C_D R_{D\infty}}$$

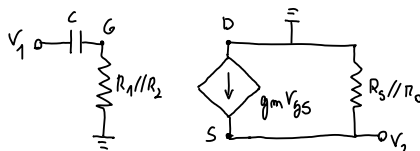
Exemplo Resolvido:

(Retirado da 1ª teste do 1º Semestre 2016/17)

II.8) Calcule o polo de baixa frequência



Incremental:



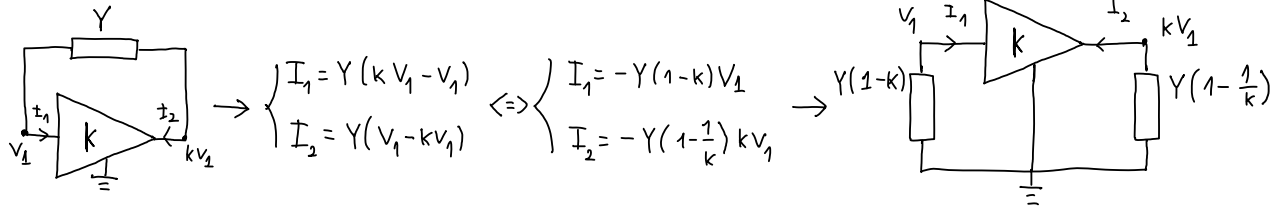
Aplicando a fórmula, só temos um condensador logo:

$$\omega_L \approx \frac{1}{C_D R_{D\infty}}$$

$$f_L \approx \frac{1}{C \cdot 2\pi \cdot R_1 // R_2} = 12.7324 \text{ mHz}$$

A frequência do polo a baixa frequência é $\approx 12.7324 \text{ mHz}$.

▽ Teorema de Miller



Basicamente o teorema de Miller permite-nos simplificar circuitos que têm um ganho e uma carga em paralelo com os seus entradas

▽ Resposta em alta frequência

$$\sum_K \frac{1}{\omega_{pk}} = \sum_K C_K R_{KO}$$

Método das constantes de tempo de circuito aberto

- R_{KO} é a resistência equivalente em paralelo com C_K com os restantes condensadores em circuito aberto e com os geradores independentes anulados

! Esta expressão é simplificada se tivermos um polo dominante, ou seja assumirmos que há apenas uma frequência de corte (ω_H) que se impõe sobre os outros, logo obtemos:

$$\frac{1}{\omega_H} \approx \sum_K C_K R_{KO}$$

! Ainda podemos simplificar mais se tivermos apenas um condensador, ou um condensador dominante, onde um condensador dominante é um condensador tal que o seu termo $C_K R_{KO}$ é muito superior ao termo dos outros condensadores.

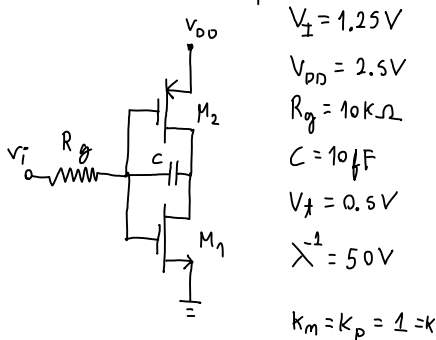
Logo:

$$\frac{1}{\omega_H} \approx C_0 R_{D0}$$

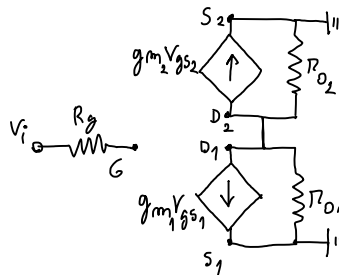
Exemplo resolvido:

(Retirado do exame CEB 2021/22 7/7)

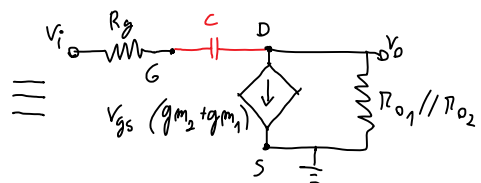
IV.10.) Faça o esquema incremental, calcule o ganho e a largura de banda.



Incremental:

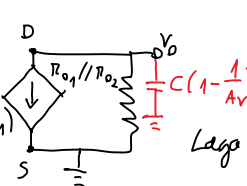
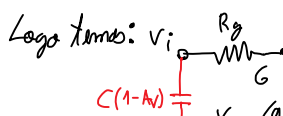


! Não afeta o ganho, só interessa para a largura de banda



$$A_V = \frac{V_o}{V_i} = - (r_{o1} // r_{o2}) (g_{m2} + g_{m1}) = \underline{\underline{-13.33}}$$

Para a largura de banda vamos aplicar o teorema de Miller



Como $C(1 - A_V) \gg C(1 - \frac{1}{A_V})$

podemos dizer que é dominante

$$\text{Logo } \frac{1}{\omega_H} \approx C(1 - A_V) \cdot R_g \Rightarrow f_H = 11.847 \text{ MHz}$$

Como ambos estão em saturação

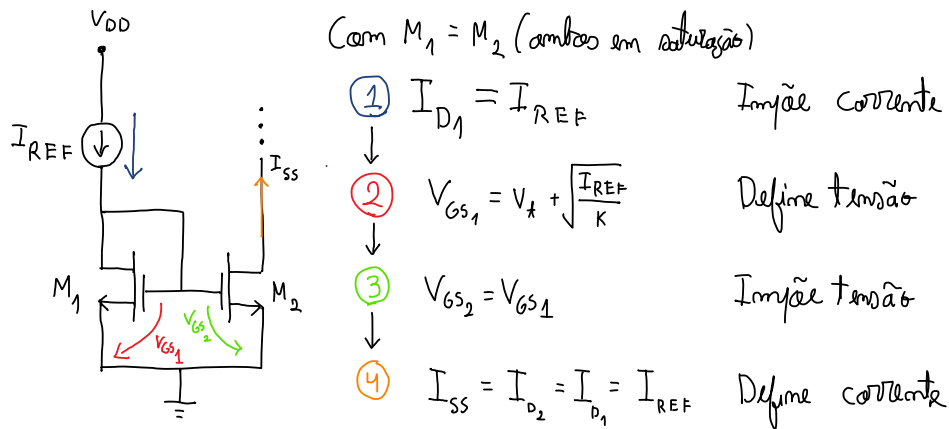
$$\text{Logo temos } I_{D1} = I_{D2} = k(V_{GS} - V_t)^2 = 562.5 \text{ mA}$$

$$r_{o1} = r_{o2} = \frac{\lambda^{-1}}{I_D} = 88.8 \Omega$$

$$g_{m1} = g_{m2} = 2\sqrt{k I_D} = 1.5 \text{ S}$$

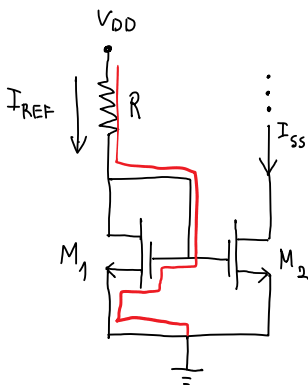
Fonte de Corrente

▽ Fonte de corrente nômulo (espelho de corrente)



Logo temos que I_{SS} é igual a I_{REF}

Para definir I_{REF} podemos usar uma resistência, logo:



Seja assim temos:

$$V_{DD} = R \cdot I_{REF} + V_{GS1} \Leftrightarrow I_{REF} = \frac{V_{DD} - V_{GS1}}{R} \quad (\approx \text{constante})$$

$$M_1: \text{Sat} \leftarrow V_{DS1} = V_{GS1}$$

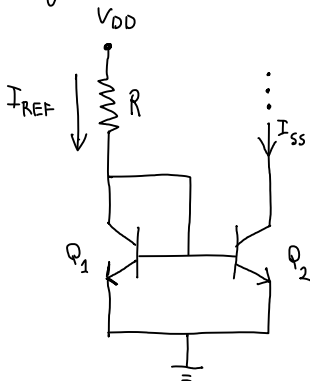
$$M_2: \text{Sat} \leftarrow V_{DS2} \geq V_{GS1} - V_t$$

$$\text{já que } I_D = K(V_{GS} - V_t)^2(1 + \lambda V_{DS}) \Rightarrow \frac{I_{D2}}{I_{REF}} = \frac{k_2(V_{GS2} - V_{t2})^2(1 + \lambda V_{DS2})}{k_1(V_{GS1} - V_{t1})^2(1 + \lambda V_{DS1})} \xrightarrow{\text{se } V_{t1} = V_{t2}} \frac{k_2(1 + \lambda V_{DS2})}{k_1(1 + \lambda V_{DS1})}$$

$$\text{Logo } \frac{I_{D2}}{I_{REF}} = \frac{k_2}{k_1} \frac{(1 + \lambda V_{DS2})}{(1 + \lambda V_{DS1})} \approx \frac{k_2}{k_1} \Rightarrow \boxed{I_{D2} = \frac{k_2}{k_1} I_{REF}}$$

Nota: A resistência de saída (resistência incremental da fonte) R_o é igual a r_{o2}

Agora com BJT



Vamos admitir:

(I) $\beta \rightarrow \infty$ (desprezamos I_B)

(II) $Q_1 = Q_2$ (os transistores são iguais)

(III) $V_A \rightarrow \infty$ (desprezamos o efeito de Early)

Pela mesma malha anterior:

$$V_{DD} = R \cdot I_{REF} + V_{BE1} \Leftrightarrow I_{REF} = \frac{V_{DD} - V_{BE1}}{R} \quad (\approx \text{constante})$$

$$Q_1: \text{ZAD} \leftarrow V_{CE1} = V_{BE1}$$

$$Q_2: \text{ZAD} \leftarrow V_{CE2} \geq 0.7$$

$$\Rightarrow \text{Logo temos } I_{C2} = I_{C1} = I_{REF}$$

É um espelho de corrente

Vamos avaliar o que acontece quando uma das três condições falha:

Quando (I) falha, β é finito:

Temos na mesma $I_{C1} = I_{C2}$ mas:

$$I_{REF} = I_{C1} + \frac{I_{C1}}{\beta} + \frac{I_{C2}}{\beta} \Rightarrow I_{C2} = \frac{I_{REF}}{1 + \frac{2}{\beta}}$$

Quando (II) falha, $Q_1 \neq Q_2$:

Temos na mesma $V_{BE1} = V_{BE2}$ mas como $I_{S1} \neq I_{S2}$ temos:

$$\frac{I_{C1}}{I_{C2}} = \frac{I_{S1}}{I_{S2}} \text{ mas como } I_S \text{ é proporcional à área de junção (A) temos } \frac{I_{C1}}{I_{C2}} = \frac{I_{S1}}{I_{S2}} = \frac{A_1}{A_2}$$

Quando (III) falha, V_A é finito

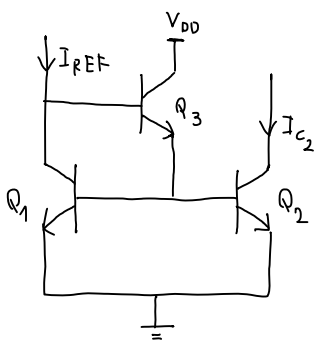
Temos na mesma $V_{BE1} = V_{BE2}$ mas como V_A é finito temos:

$$\frac{I_{C1}}{I_{C2}} = \frac{1 + \frac{V_{CE1}}{V_A}}{1 + \frac{V_{CE2}}{V_A}} \text{ com } V_{CE1} = V_{BE1} \approx Q_1 \neq V$$

Nota: A resistência de saída (resistência dinâmica da fonte) R_o é igual a r_{o2}

▽ Outros fontes

- Fonte com compensação das correntes de base



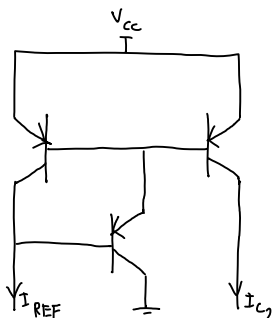
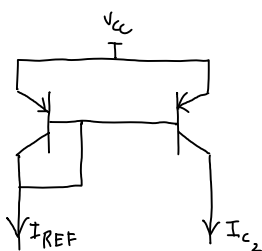
Seja $Q_1 = Q_2 = Q_3$ e desprezando o Efeito de Early temos:

$$I_{C1} = I_{C2} \quad I_{B1} = I_{B2} = \frac{I_{C2}}{\beta} \quad I_{E3} = I_{B1} + I_{B2} = \frac{2I_{C2}}{\beta} \quad I_{B3} = \frac{2I_{C2}}{\beta^2}$$

$$I_{REF} = I_{C1} + I_{B3} = I_{C2} + \frac{2I_{C2}}{\beta^2} \Rightarrow I_{C2} = \frac{I_{REF}}{1 + \frac{2}{\beta^2}}$$

Antes dependia de $\frac{2}{\beta}$
agora depende de $\frac{2}{\beta^2}$
Logo é melhor!

- Fonte PNP

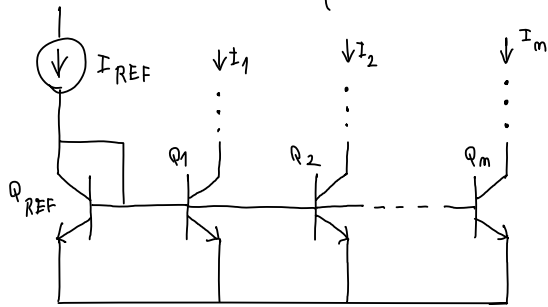


Nota:

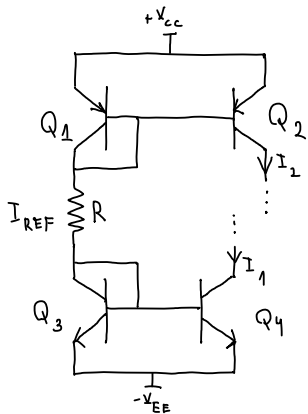
A corrente nestas fontes "sai" nos NPN da "entrada"

De resto é igual

▽ Fonte de corrente múltipla

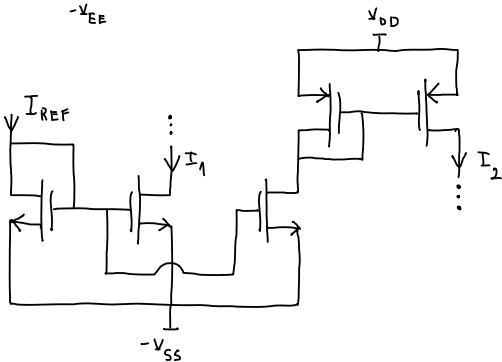


- I_1 e I_m podem ser múltiplos ou côpias de I_{REF}
- I_1 e I_m vão depender de Q_1 e Q_m respectivamente
- Consumo menor já que nós temos uma referência



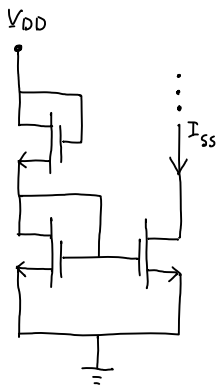
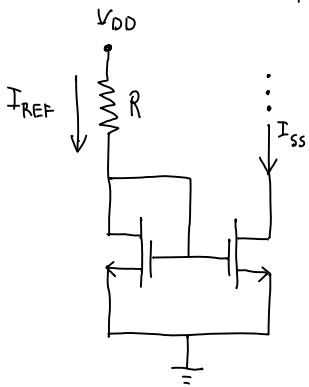
- Esta fonte tem injeção e extração de corrente (current-steering circuit)

$$I_{REF} = \frac{V_{CC} + V_{EE} - V_{BE1} - V_{BE3}}{R}$$



- Tal como o circuito anterior, esta fonte tem injeção e extração de corrente

Nota: Pode não ser pratico ter tensiões num circuito logo podemos usar transistores para o efeito de definir I_{REF}



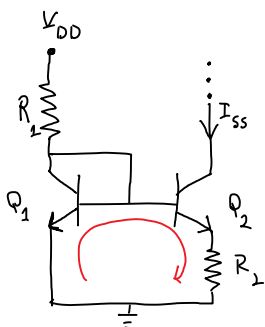
Com os transistores iguais temos:

$$V_{DD} = 2V_{GS} \Rightarrow V_{GS} = \frac{V_{DD}}{2}$$

$$I_D = k(V_{GS} - V_t)^2 \quad \text{Largo } I_{REF} = k\left(\frac{V_{DD}}{2} - V_t\right)^2$$

▽ Fontes de corrente de alta impedância

- Fonte de Wadlun



$$\bullet I_{SS} R_2 = V_{BE1} - V_{BE2} = V_T \ln\left(\frac{I_{C1}}{I_{S1}}\right) - V_T \ln\left(\frac{I_{C2}}{I_{S2}}\right)$$

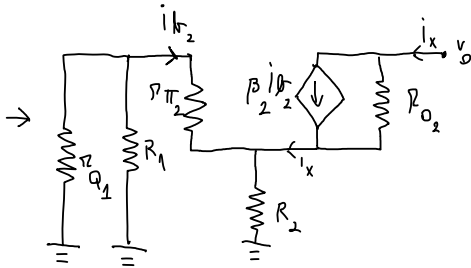
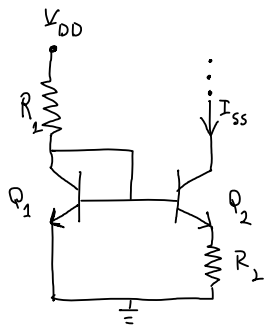
Se $Q_1 = Q_2 \Rightarrow I_{S_1} = I_{S_2}$:

$$I_{C_2} R_2 = V_T \ln \left(\frac{I_{REF}}{I_{C_2}} \right)$$

$$\left[\begin{array}{l} \text{Ignorando as correntes de base} \\ I_{REF} = I_{C_1} \\ I_{C_2} = I_{SS} \end{array} \right]$$

• Cálculo de R_o :

Como que Q_1 está ligado em modo térmico $r_{Q1} = r_{\pi1} // g_{m1}^{-1} // r_{o1}$



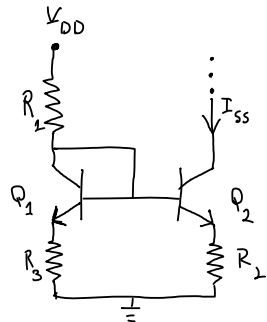
$$i_{b2} [(R_1 // r_{Q1}) + r_{\pi2}] + (i_{b2} + i_x) R_2 = 0 \Leftrightarrow i_{b2} = -i_x \frac{R_2}{(R_1 // r_{Q1}) + r_{\pi2} + R_2}$$

$$V_o = R_2 (i_{b2} + i_x) + r_{o2} (i_x - \beta i_{b2})$$

$$R_o = \frac{V_o}{i_x} = r_{o2} \left[1 + \frac{\beta R_2}{(R_1 // r_{Q1}) + r_{\pi2} + R_2} \right] + R_2 \left[\frac{(R_1 // r_{Q1}) + r_{\pi2}}{(R_1 // r_{Q1}) + r_{\pi2} + R_2} \right] \approx$$

$$\approx r_{o2} (1 + g_{m2} R_2)$$

• Podemos colocar uma resistência na emissor de Q_1 e obter:



Desprezando os correntes de base:

$$I_{SS} R_2 \approx I_{REF} R_3 + V_{BE1} - V_{BE2}$$

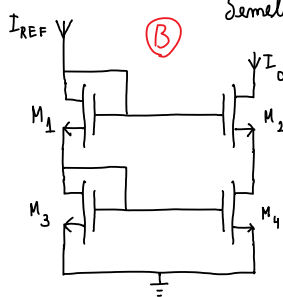
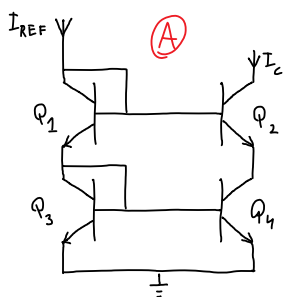
Se $I_{REF} R_3 \gg V_{BE1} - V_{BE2}$ temos:

$$I_{SS} R_2 \approx I_{REF} R_3$$

A resistência incremental é igual à fonte anterior:

$$R_o \approx r_{o2} (1 + g_{m2} R_2)$$

- Fonte Cascode



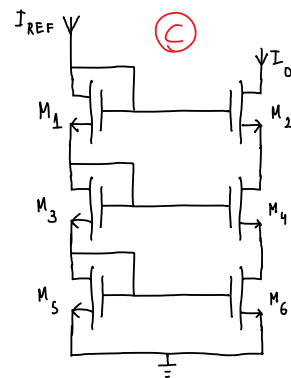
Semelhante à fonte de Wilson, mas com uma carga ativa (fonte de corrente) em vez de uma carga resistiva

Resistência incremental:

$$(A) R_o \approx \frac{1}{2} \beta_2 r_{o2}$$

$$(B) R_o \approx r_{o2} g_{m2} r_{o4}$$

As resistências incrementais são as resistências de saída dos respectivos outros cascode !!



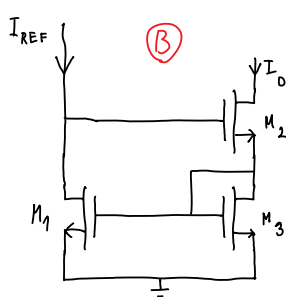
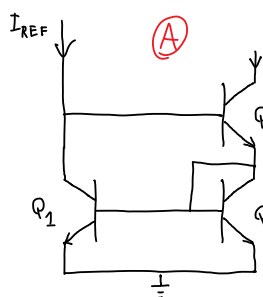
• Fonte cascode com "dois andares"

$$(C) R_o \approx r_{o2} g_{m2} r_{o4} g_{m4} r_{o6}$$

Tal como esperado

Nota: O valor real há de ser menor do que o previsto por esta equação!

- Fonte de Wilson



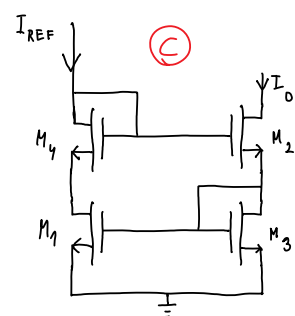
No circuito (B), como $V_{DS1} > V_{DS3}$

temos $I_{REF} \neq I_D$ mesmo com

$M_1 = M_2 = M_3$. Se não quisermos

este efeito podemos adicionar M_4

como se vê no circuito (C)



Resistência incremental:

$$(A) R_o \approx \frac{1}{2} \beta_2 r_{o2} \quad (\text{Há compensação do efeito das correntes de base})$$

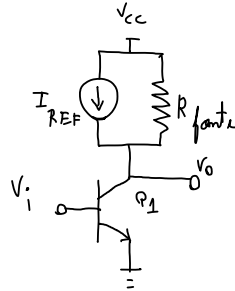
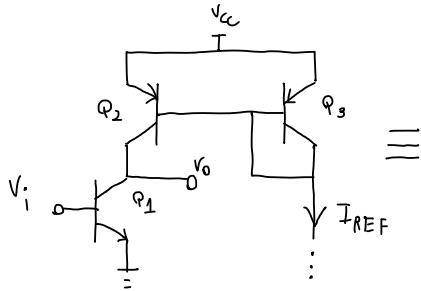
$$(B) \text{ e } (C) R_o \approx r_{o2} (2 + g_{m2} r_{o1}) \approx r_{o2} g_{m2} r_{o1}$$

▽ Amplificador com carga ativa

Nos circuitos integrados usamos uma carga ativa (uma fonte de corrente) em vez de uma carga resistiva (uma resistência) já que permite:

- Uma área menor;
- Um ganho mais elevado;
- A possibilidade de o circuito ser pouco sensível à tensão de alimentação e à temperatura.

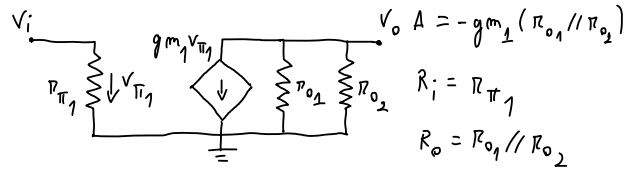
- Amplificador de emissor comum com carga ativa



$$V_{CE1} = V_o$$

$$V_{BE1} = V_i$$

Neste caso: $R_{load} = r_{o2}$

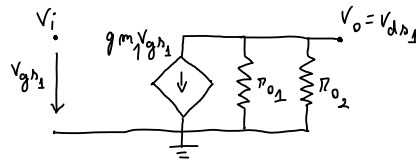
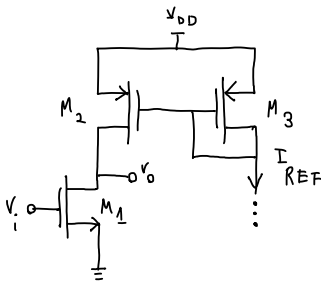


$$R_i = r_{\pi 1}$$

$$R_o = r_{o1} || r_{o2}$$

O ganho e a R_o são consideravelmente maiores do que no amplificador com carga resistiva!

- Amplificador de dreno comum com carga ativa



$$A = -g_{m1} (r_{o1} || r_{o2})$$

$$R_i = \infty$$

$$R_o = r_{o1} || r_{o2}$$

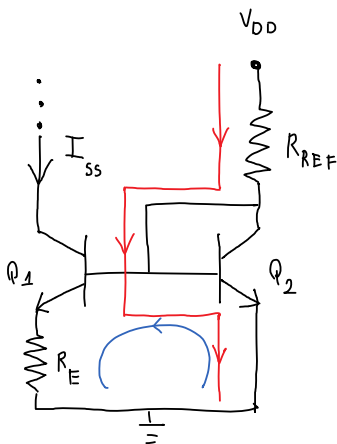
Nota: Também se pode usar uma carga ativa noutros amplificadores, e a carga ativa não tem de ser uma fonte de corrente simples.

Exemplo resolvido:

(Retirado do 1º exame de EE 2019/20)

Problema 3

a) Dimensionar R_E e R_{REF} de modo a que $I_{SS} = 0,1 \text{ mA}$ e $I_{REF} = 5 \text{ mA}$.



$$* R_E \cdot I_{E1} + V_{BE1} - V_{BE2} = 0$$

Desprezando as correntes de base temos $I_{E1} = I_{SS}$, além disso se assumirmos que

$V_{BE1} = V_{BE2} \approx 0,7 \text{ V}$ temos $R_E \cdot I_{SS} = 0$ logo não podemos usar essa aproximação

ou seja temos de usar $i_c = I_S e^{\frac{V_{BE}}{V_T}} \Leftrightarrow V_{BE} = V_T \ln\left(\frac{i_c}{I_S}\right)$

$$\text{Logo } R_E \cdot I_{E1} + V_T \ln\left(\frac{i_{c1}}{I_S}\right) - V_T \ln\left(\frac{i_{c2}}{I_S}\right) = 0 \Leftrightarrow R_E \cdot I_{SS} + V_T \ln\left(\frac{I_{SS}}{I_{REF}}\right) = 0 \Leftrightarrow$$

$$\Leftrightarrow R_E = \frac{V_T}{I_{SS}} \ln\left(\frac{I_{REF}}{I_{SS}}\right) = 978 \Omega$$

$$V_{BE} = 0,7 \text{ V}$$

$$\beta = 100$$

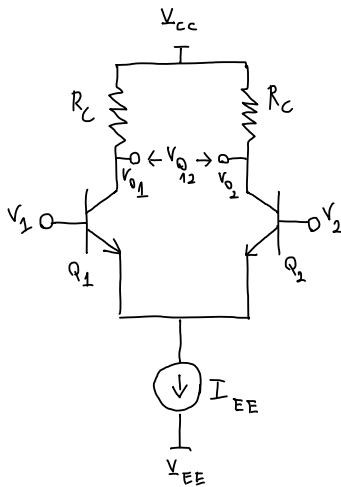
$$V_A = 80 \text{ V}$$

$$* V_{DD} = R_{REF} \cdot I_{REF} + V_{BE1} \Leftrightarrow R_{REF} = \frac{V_{DD} - V_{BE1}}{I_{REF}} = 2,26 \text{ k}\Omega$$

Aqui já podemos usar $V_{BE1} = V_{BE_{on}} = 0,7 \text{ V}$ pois o erro causado por esta aproximação é mínimo.

Par Diferencial

▽ Par diferencial BJT com carga resistiva



Circuito básica em microeletrônica

Em circuitos analógicos pode ser usado como amplificador (linear) ou como multiplicador (não linear)

Em circuitos digitais é utilizado na família ECL (Emitter-Coupled Logic) que é muito rápida

! Ou seja permite realizar as operações básicas dos circuitos digitais e analógicos, lineares e não lineares!

Além disso podem ser MOS ou BJT e podem ter de carga ativa ou carga resistiva

Para facilitar a análise destes circuitos podemos definir 2 tensões:

Tensão de modo comum: $V_C = \frac{V_1 + V_2}{2}$
↳ componente simétrica

Tensão de modo diferencial: $V_D = V_1 - V_2$
↳ componente anti-simétrica

→ Isto é extremamente importante já que para qualquer V_1 e V_2 temos sempre:

$$V_1 = V_C + \frac{V_D}{2}$$

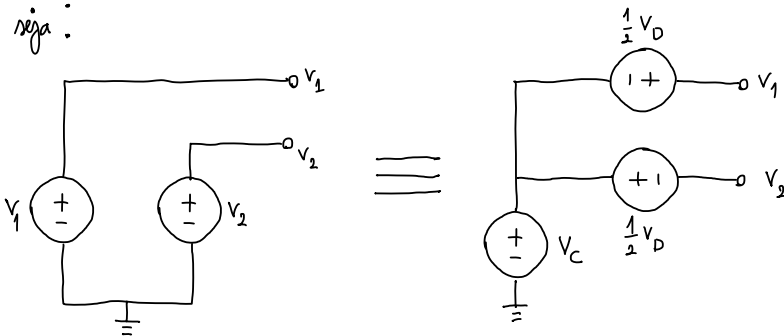
$$V_2 = V_C - \frac{V_D}{2}$$

Nota:

Vamos começar pelo par diferencial BJT de carga resistiva, no entanto a maior parte dos conceitos mantém-se para os restantes.

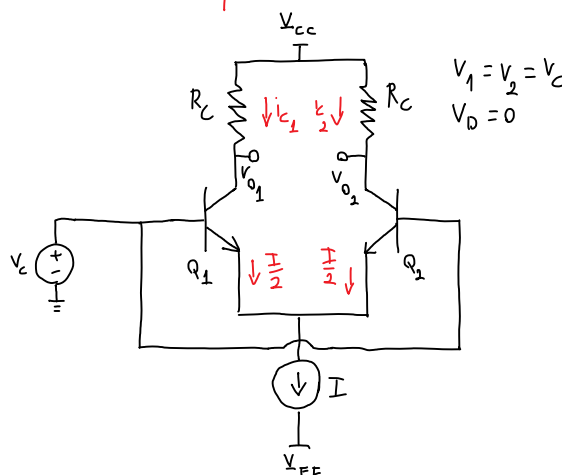
E vamos ter sempre $Q_1 = Q_2$ a não ser que seja indicado o contrário

Ou seja:



Vamos analisar alguns casos de input e a resposta do par de modo:

Input de Modo Comum



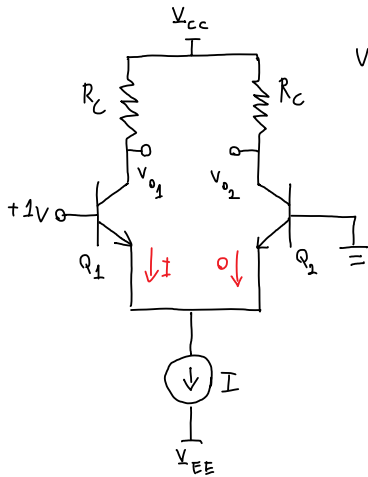
O circuito, tal como a excitação, é simétrica logo a corrente I divide-se igualmente $i_{E1} = i_{E2} = \frac{I}{2}$ e $i_{C1} = i_{C2}$.

Além disso temos também $i_C = \alpha i_E$. Sendo assim, se desprezarmos o efeito de Early e se a fonte de corrente for ideal temos:

$$V_{O1} = V_{O2} = V_{CC} - \frac{\alpha I}{2} R_C \quad \text{e} \quad V_{O12} = V_{O2} - V_{O1} = 0$$

Ou seja, como as saídas não dependem da entrada dá-se a rejeição do modo comum (desde que Q_1 e Q_2 estejam em ZAD)

Input com uma grande componente diferencial



$$\begin{aligned} V_1 &= 1V & V_2 &= 0 \\ V_C &= 0.5V \\ V_D &= 1V \end{aligned}$$

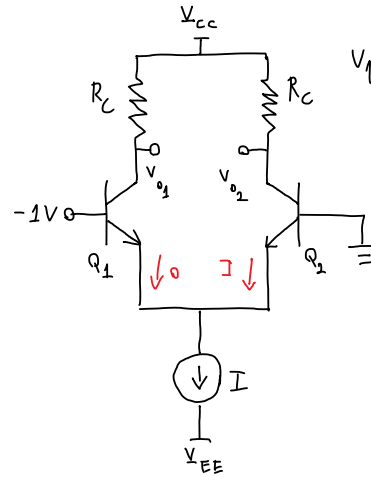
Nesta situação temos:

Q_1 a conduzir

Q_2 ao corte

Logo $I_{E1} = I$ e $I_{E2} = 0$ e como $I_C = \alpha I_E$ temos

$$V_{01} = V_{CC} - \alpha I R_C \quad \text{e} \quad V_{02} = V_{CC}$$



$$\begin{aligned} V_1 &= -1V & V_2 &= 0 \\ V_C &= -0.5V \\ V_D &= -1V \end{aligned}$$

Nesta situação temos:

Q_1 ao corte

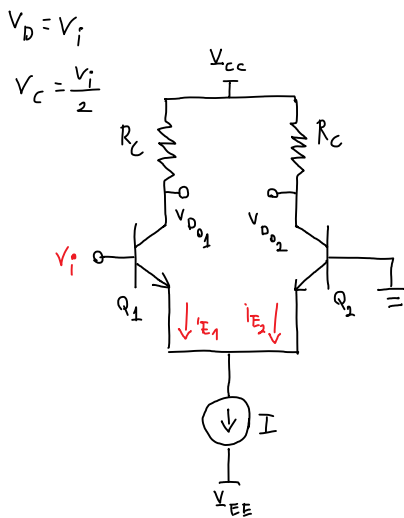
Q_2 a conduzir

Logo $I_{E1} = 0$ e $I_{E2} = I$ e como $I_C = \alpha I_E$ temos

$$V_{01} = V_{CC} \quad \text{e} \quad V_{02} = V_{CC} - \alpha I R_C$$

Em ambas as situações temos o p.e. totalmente desequilibrado.

Input com uma pequena componente diferencial



Este é o modo de funcionamento que normalmente queremos e para tal queremos Q_1 , Q_2 e os transistores da fonte de corrente estarem na ZAD.

Seja assim temos $I_{E1} = \frac{I}{2} + \Delta I$ e $I_{E2} = \frac{I}{2} - \Delta I$ onde ΔI é proporcional a V_i , logo:

$$V_{01} = V_{CC} - \alpha \frac{I}{2} R_C - \alpha \Delta I R_C \quad V_{02} = V_{CC} - \alpha \frac{I}{2} R_C + \alpha \Delta I R_C$$

$$V_0 = 2 \alpha \Delta I R_C$$

A saída V_0 depende apenas de ΔI que é proporcional a V_i , sendo assim, temos um circuito que rejeita a componente comum da entrada e amplifica a componente diferencial da mesma.

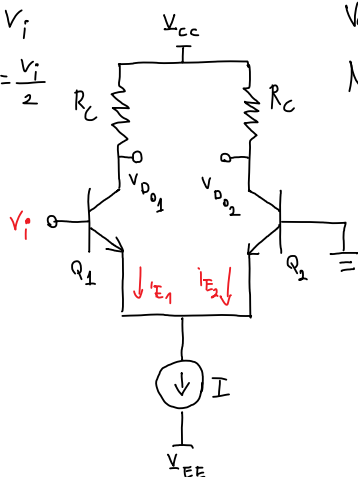
Por Diferencial !

Nota: Tal como referido, os transistores todos do circuito têm de estar na ZAD, logo existem limites para a tensão de modo comum:

- O valor máximo de V_C é estabelecido pelo limite de saturação de Q_1 e Q_2
- O valor mínimo de V_C é estabelecido pela entrada na saturação dos transistores da fonte de corrente.

$$V_D = V_i$$

$$V_C = \frac{V_i}{2}$$



Vamos continuar a analisar a situação anterior de forma a obter a curva característica:

Nesta situação temos:

$$Q_1 = Q_2 \Rightarrow \alpha_1 = \alpha_2 = \alpha$$

$$i_{C1} = I_S e^{\frac{V_{BE1}}{V_T}} \quad \text{e} \quad i_{C2} = I_S e^{\frac{V_{BE2}}{V_T}}$$

$$i_{E1} = \frac{I_S}{\alpha} e^{\frac{V_{BE1} - V_E}{V_T}} \quad \text{e} \quad i_{E2} = \frac{I_S}{\alpha} e^{\frac{V_{BE2} - V_E}{V_T}}$$

$$\text{Logo } \frac{i_{E1}}{i_{E2}} = e^{\frac{V_{B1} - V_{B2}}{V_T}} = e^{\frac{V_D}{V_T}}$$

$$\text{Nota: } i_B + i_E = i_C \quad \text{e} \quad \beta i_B = i_C$$

$$i_E = i_C - \frac{i_C}{\beta} \Leftrightarrow$$

$$\Leftrightarrow i_E = \left(1 - \frac{1}{\beta}\right) i_C$$

Se $\beta \gg 1$ então $\alpha \approx 1$

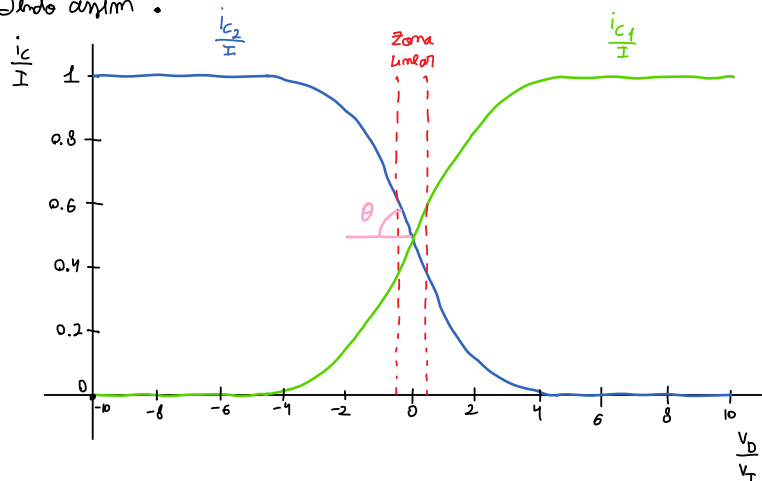
A expressão $\frac{i_{E1}}{i_{E2}} = e^{\frac{V_D}{V_T}}$ pode ser manipulada para obter:

$$\frac{i_{E1}}{i_{E1} + i_{E2}} = \frac{1}{1 + e^{\frac{V_D}{V_T}}} \quad \text{e} \quad \frac{i_{E2}}{i_{E1} + i_{E2}} = \frac{1}{1 + e^{\frac{V_D}{V_T}}}$$

Como $I = i_{E1} + i_{E2}$ temos

$$\begin{cases} i_{E1} = \frac{I}{1 + e^{\frac{V_D}{V_T}}} \Rightarrow i_{C1} = \frac{\alpha I}{1 + e^{\frac{V_D}{V_T}}} \\ i_{E2} = \frac{I}{1 + e^{\frac{V_D}{V_T}}} \Rightarrow i_{C2} = \frac{\alpha I}{1 + e^{\frac{V_D}{V_T}}} \end{cases}$$

Seo assim:



$\frac{i_C}{I}$: corrente do coletor normalizada

$\frac{V_D}{V_T}$: tensão diferencial normalizada

Obtemos assim uma característica de transferência que:

- Não depende de R_C (não acontece porque ignoramos o efeito de Early)
- Com $V_D = 0$, I divide-se de forma igual, $i_{C1} = i_{C2} \approx \frac{I}{2}$
- $V_D > 0$ e $V_D \nearrow \Rightarrow i_{C1} \nearrow$ e $i_{C2} \searrow$
- $V_D < 0$ e $V_D \searrow \Rightarrow i_{C1} \searrow$ e $i_{C2} \nearrow$

o par está totalmente desequilibrado, ou seja temos a corrente I a passar quase toda por um lado, se $|V_D| \geq 4V_T$ ($= 100 \text{ mV}$)

Podemos considerar que o par se comporta como um amplificador linear quando $|V_D| \ll 2V_T$ (na prática considera-se para $|V_D| < 10 \text{ mV}$)

A inclinação da curva no ponto $V_D = 0$ pode ser obtida a partir de:

$$\Delta i_{C1} = g_m \Delta V_{BE1}$$

Como $\Delta i_{C1} = -\Delta i_{C2}$, os transistores não iguais e tem um funcionamento aproximadamente linear temos:

$$V_{BE1} = V_{BE} + \frac{V_D}{2} \quad \text{e} \quad V_{BE2} = V_{BE} - \frac{V_D}{2} \Rightarrow \Delta V_{BE1} = -\Delta V_{BE2} = \frac{\Delta V_D}{2} \Rightarrow \Delta i_{C1} = g_m \frac{\Delta V_D}{2}$$

Considerando $\tan(\theta) = \text{declive da reta tangente em } V_D = 0$ temos:

$$\tan(\theta) = \frac{\Delta i_{C1}}{\Delta V_D} = \frac{g_m \frac{\Delta V_D}{2}}{\Delta V_D} = \frac{g_m}{2} = \frac{I_C}{2V_T} = \frac{\alpha I}{2V_T} = \frac{\alpha I}{4V_T} \approx \frac{I}{4V_T}$$

Podemos calcular V_D já que $v_{D1} = V_{CC} - R_C i_{C1}$ e $v_{D2} = V_{CC} - R_C i_{C2}$:

$$V_D = v_{D1} - v_{D2} = R_C (i_{C2} - i_{C1}) = R_C \alpha I \left(\frac{1}{1 + e^{\frac{V_D}{V_T}}} - \frac{1}{1 + e^{\frac{V_D}{V_T}}} \right) = R_C \alpha I \tanh\left(\frac{V_D}{2V_T}\right)$$

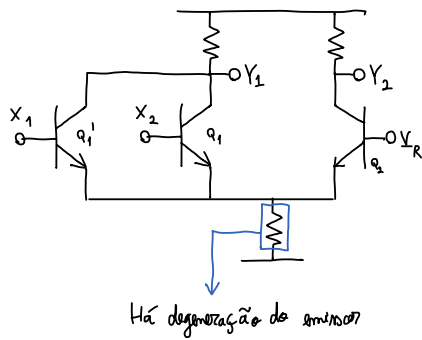
$$\text{Nota: } \tanh(x) = \frac{e^{2x} - 1}{e^{2x} + 1}$$

Linearização da zona linear

$$V_{BE1} = V_{BE} + \frac{V_D}{2} \quad V_{BE2} = V_{BE} - \frac{V_D}{2}$$

$$i_{C1} = \frac{I}{2} + g_m \frac{V_D}{2} \quad i_{C2} = \frac{I}{2} - g_m \frac{V_D}{2}$$

$$g_m = \frac{\alpha I}{2V_T} \approx \frac{I}{2V_T}$$



Vamos nos abordar rapidamente um circuito digital ECL usando um esquema simplificado.

Como vimos antes se $|V_D| \ll 2V_T$ temos um amplificador linear, caso contrário temos um limitador e como esta limitação não advém da saturação, o circuito é adequado para altas frequências. Isto porque quando os transistores saturam a sua rapidez de saturação diminui. Neste circuito se X_1 ou X_2 forem 1, Q_2 fica ao corte e se X_1 e X_2 forem 0 Q_1 e Q_1' estão ao corte, logo a função lógica é:

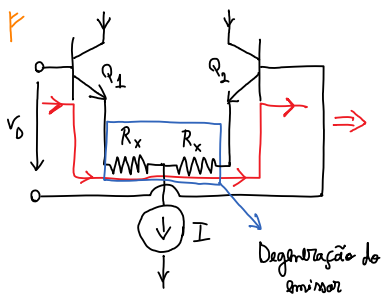
X_1	X_2	Y_1	Y_2
0	0	1	0
0	1	0	1
1	0	0	1
1	1	0	1

Y_1 : NOR

Y_2 : OR

V_R é uma tensão constante e } 0 é um valor menor do que V_R
1 é um valor maior do que V_R

Logo vamos analisar o que a degeneração do emissor afecta no funcionamento do par diferencial



Vamos assumir $I_E \approx I_C$, logo:

$$i_{C1} + i_{C2} \approx I$$

$$V_D \approx V_{BE1} - V_{BE2} + R_X(i_{C1} - i_{C2}) \Leftrightarrow V_D \approx V_{BE1} - V_{BE2} + 2R_X(i_{C1} - \frac{I}{2})$$

R e β não equivalentes

quando $V_D = 0$ a corrente divide-se de forma igual tal que:

$$i_{C1} = i_{C2} = \frac{I}{2}$$

Para valores pequenos de $|V_D|$ apenas um dos transistores pode conduzir, já que existe um valor máximo possível para $R_X(i_{C1} - i_{C2})$ que é $R_X I$, ou seja quando a corrente passa toda por um lado.

Logo se $|V_D| \gg R_X I$ temos duas situações:

- Se $V_D \gg R_X I$ então $i_{C1} \approx I$ e $i_{C2} \approx 0$ (Q_2 ao corte)

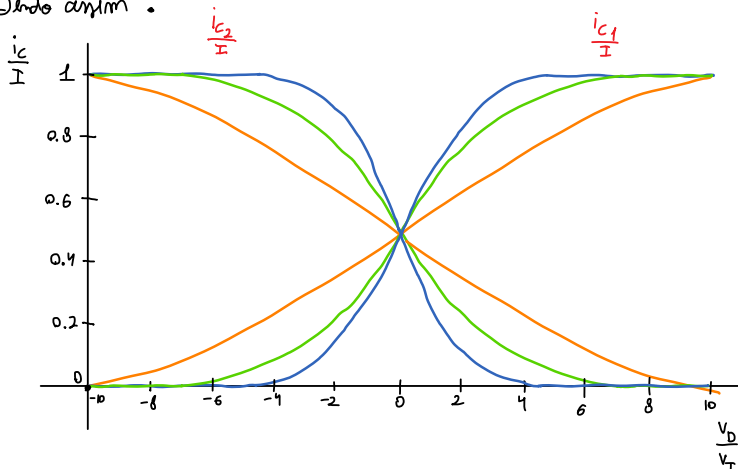
- Se $V_D \ll -R_X I$ então $i_{C1} \approx 0$ e $i_{C2} \approx I$ (Q_1 ao corte)

Em ambos os situações temos o par totalmente desequilibrado

Temos uma outra situação quando $|V_D| \ll R_X I$, já que R_X é um valor grande, o termo $V_{BE1} - V_{BE2}$ pode ser desprezado face a $R_X(i_{C1} - i_{C2})$ logo

$$\left\{ \begin{array}{l} V_D \approx (i_{C1} - i_{C2})R_X \Leftrightarrow i_{C1} - i_{C2} \approx \frac{V_D}{R_X} \\ i_{C1} + i_{C2} \approx I \end{array} \right. \Leftrightarrow \left\{ \begin{array}{l} i_{C1} \approx \frac{I}{2} + \frac{V_D}{2R_X} \\ i_{C2} \approx \frac{I}{2} - \frac{V_D}{2R_X} \end{array} \right. \leftarrow \text{Linearização}$$

Seja assim:

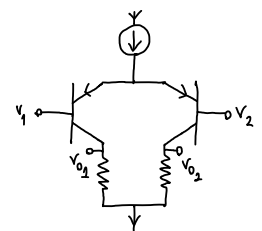


$$IR_X < IR_X < IR_X$$

Com isto concluímos que a degeneração do emissor permite ter um amplificador linear com uma maior amplitude de V_D mas um ganho (de dV) menor

Nota:

Também existem pares diferenciais PNP



▽ Funcionamento de um díodo linear

Agora vamos abordar apenas a zona de amplificação linear.

Como já vimos anteriormente, com a linearização temos:

$$V_{BE1} = V_{BE} + \frac{V_d}{2} \quad V_{BE2} = V_{BE} - \frac{V_d}{2}$$

Desprezando o efeito de Early

$$i_{C1} = \frac{I}{2} + g_m \frac{V_d}{2} \quad i_{C2} = \frac{I}{2} - g_m \frac{V_d}{2}$$

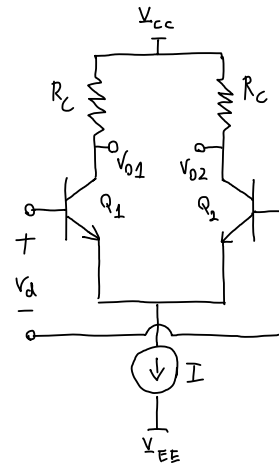
E com um β bastante grande

$$g_m = \frac{I}{2V_T}$$

Temos então:

$$\begin{cases} V_{O1} = V_{CC} - R_C \left(\frac{I}{2} + g_m \frac{V_d}{2} \right) \\ V_{O2} = V_{CC} - R_C \left(\frac{I}{2} - g_m \frac{V_d}{2} \right) \end{cases}$$

$$\Rightarrow V_O = V_{O1} - V_{O2} = -g_m R_C V_d$$



Agora podemos calcular os ganhos

- Ganho diferencial num coletor:

$$A_{d1} = \frac{V_{O1}}{V_d} = -\frac{R_C g_m}{2} \quad A_{d2} = \frac{V_{O2}}{V_d} = \frac{R_C g_m}{2}$$

Nota:

Usamos apenas a parte que varia para o cálculo do ganho

$$V_{O1} = \underbrace{V_{CC} - R_C \frac{I}{2}}_{\text{constante}} - \underbrace{R_C g_m \frac{V_d}{2}}_{\text{incremental variável}}$$

- Ganho diferencial entre coletores:

$$A_d = \frac{V_O}{V_d} = \frac{V_{O1}}{V_d} - \frac{V_{O2}}{V_d} = A_{d1} - A_{d2} = -R_C g_m$$

ou

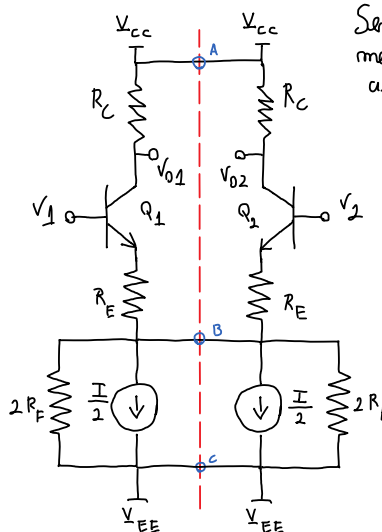
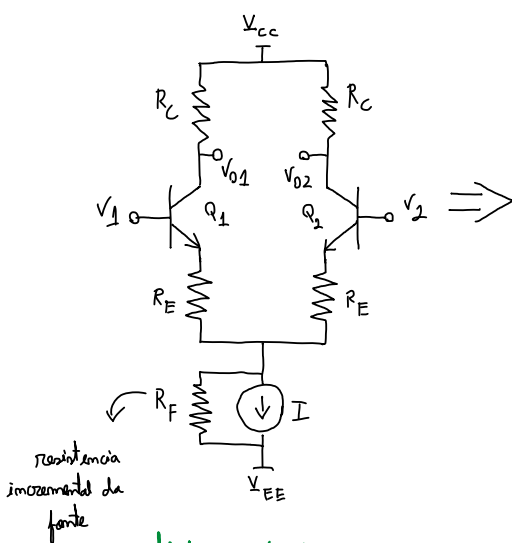
$$A_d = \frac{V_O}{V_d} = -R_C g_m$$

- Ganho de modo comum:

$$A_c = \frac{V_O}{V_C} = 0 \quad (\text{já que } V_O \text{ não depende de } V_C)$$

Mas esta análise nem sempre é correcta, já que o efeito de Early pode não ser desprezável e por isso temos o Teorema da Bisseção:

Para aplicar este teorema temos de ter um circuito simétrico e estamos em regime incremental.



Seu assim, o teorema permite-nos analisar apenas metade do circuito e obter resultados aplicáveis ao circuito todo.

Para isso acontecer temos de compreender o que acontece nos pontos A, B e C.

Quando a excitação é simétrica (modo comum) temos $V_1 = V_2 = V_C$ logo não há corrente em A, B e C por isso podem ser tratados como circuitos abertos.

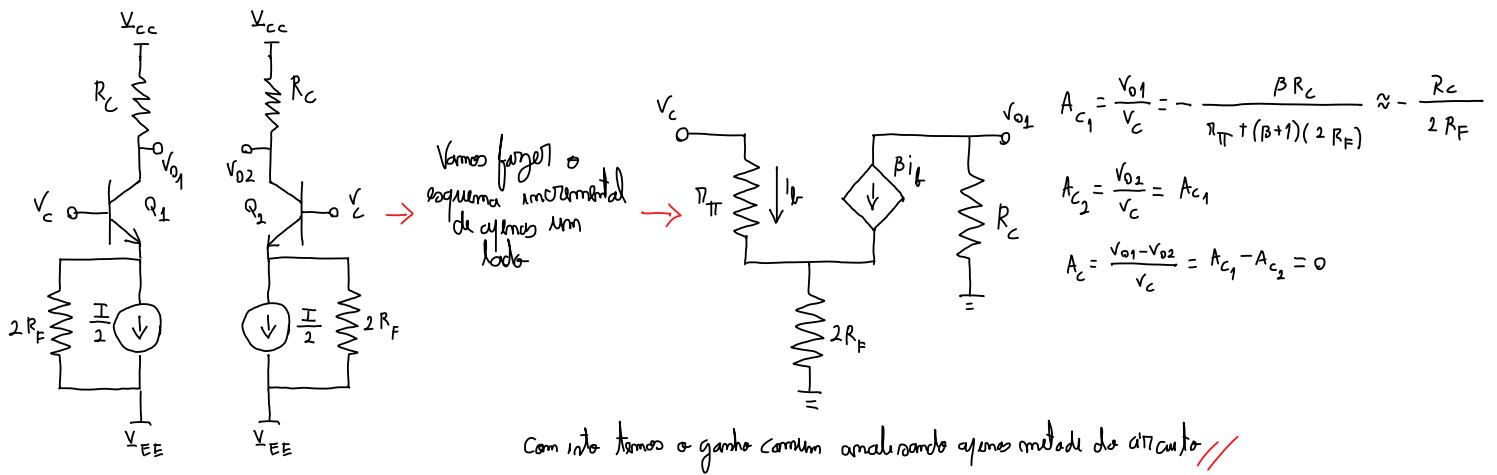
Quando a excitação é anti-simétrica (modo diferencial) temos $V_1 = \frac{V_d}{2}$ e $V_2 = -\frac{V_d}{2}$ logo não há variação de tensão em A, B e C por isso podem ser tratados como ground ou massa A.C.

Nota: Este teorema pode ser facilmente entendido fazendo uma analogia com um tubo cheio de água preso num eixo. Modo comum varia $\Rightarrow$ o tubo sobe/desce mas não muda a altura da água em nenhuma das pontas $\Rightarrow$ Não há corrente!

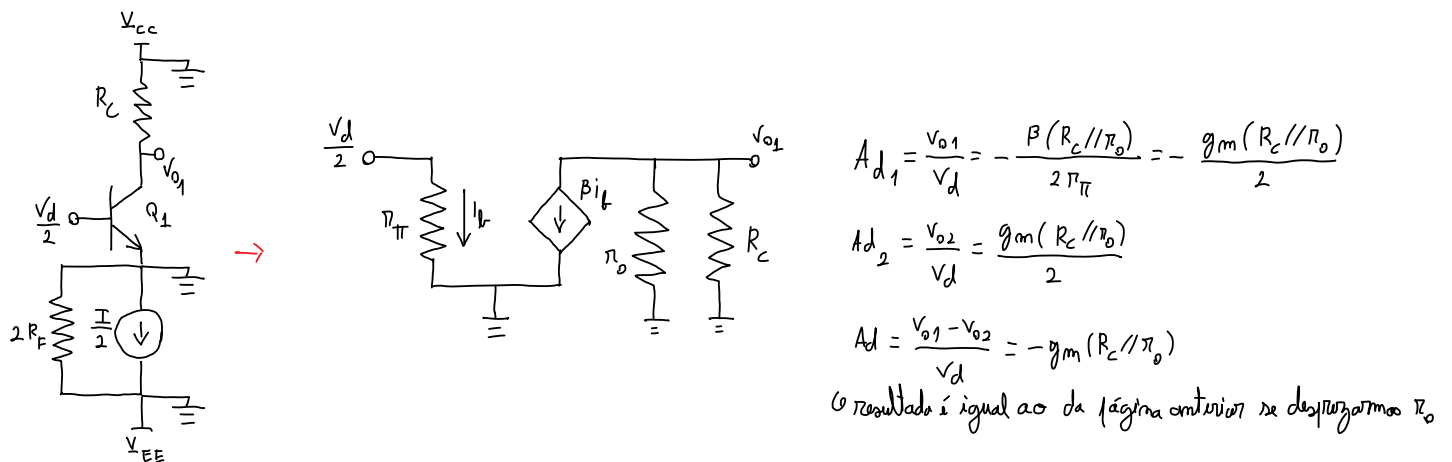
Modo diferencial aumenta $\Rightarrow$ uma das pontas sobe, a outra desce pelo mesmo $\Rightarrow$ Há corrente



Vamos analisar a excitação de modo comum (desprezando π_o):



Agora a excitação de modo diferencial:



Além do ganho, um outro parâmetro importante é a relação de rejeição de modo comum (CMRR, Common Mode Rejection Ratio):

$$CMRR = \left| \frac{A_d}{A_c} \right|$$

E podemos calcular o CMRR num coletor:

$$CMRR = \left| \frac{A_{d01}}{A_{c01}} \right| = \frac{\frac{1}{2} g_m R_C}{\frac{R_C}{2R_F}} = g_m R_F = \frac{I R_F}{2 V_T}$$

Nota: O CMRR é muitas vezes apresentado em dB logo:

$$CMRR_{dB} = 20 \log_{10} \left| \frac{A_d}{A_c} \right|$$

Além disso interessa que o CMRR seja o mais alto possível já que queremos um A_d grande e um A_c o mais pequeno que der

ou entre colectores:

$$\text{Se existir simetria perfeita: } CMRR = \left| \frac{A_d}{A_c} \right| = \infty$$

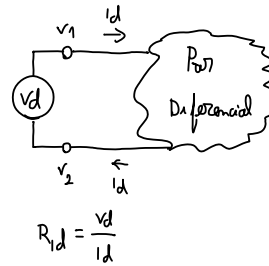
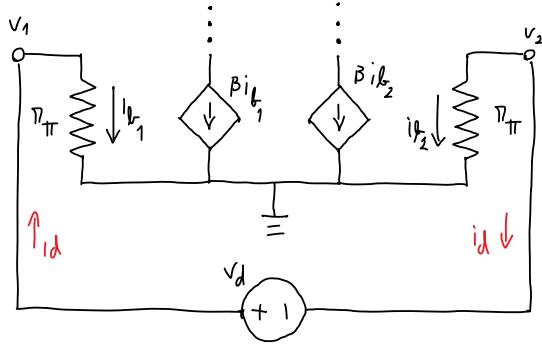
Se não existir simetria, ou seja se tivermos $R_{C1} = R_C$ e $R_{C2} = R_C + \Delta R$, podemos usar na mesma o sistema da bissecção obtendo:

$$V_{O1} = \frac{R_C}{2R_F} V_C \quad V_{O2} = \frac{R_C + \Delta R_C}{2R_F} V_C \Rightarrow V_{C12} = \frac{\Delta R_C}{2R_F} V_C \Rightarrow A_c = \frac{\Delta R_C}{2R_F}$$

Se ΔR_C for muito pequeno logo obtemos um CMRR muito elevado

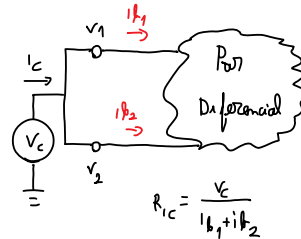
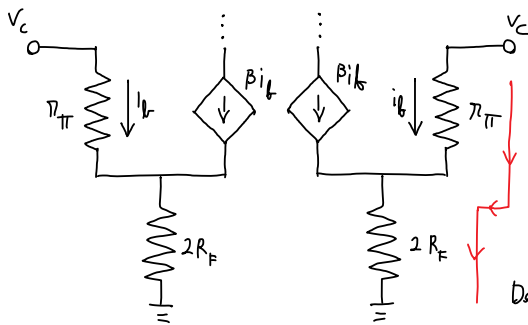
Uma outra propriedade importante do par diferencial é a impedância de entrada e novamente teremos:

- Resistência de entrada diferencial (R_{id}):



$$\Rightarrow v_d = i_d r_{\pi} + i_d r_{\pi} \Leftrightarrow R_{id} = 2r_{\pi} \quad (\text{Desprezando } r_o)$$

- Resistência de entrada de modo comum (R_{ic}):



Nesta situação podemos calcular r_i , ou seja a resistência de entrada de apenas um lado do par, e obtemos $R_{ic} = r_i // r_i = \frac{r_i}{2}$, já que o par é simétrico. De modo que vamos desprezar r_o mas neste caso nem sempre é uma boa aproximação

Seja assim:

$$v_c = r_{\pi} i_b + 2R_F (i_b + \beta i_b) \Leftrightarrow r_i = \frac{v_c}{i_b} = r_{\pi} + (\beta + 1) 2R_F \Rightarrow R_{ic} = \frac{1}{2} (r_{\pi} + 2R_F (\beta + 1))$$

▽ Tensão e corrente de offset

Como realisticamente é mesmo muito difícil ter $R_{c1} = R_{c2}$ e $Q_1 = Q_2$ para termos $V_{o12} = 0$ temos de aplicar uma tensão V_{os} .

Seja então V_{os} a tal tensão de offset.

Para a calcular temos de ter:

$$I_{c1} R_{c1} = I_{c2} R_{c2} \quad (\text{para } V_{o12} = 0) \quad \Rightarrow \quad V_{os} = V_T \ln \left(\frac{R_{c2}}{R_{c1}} \cdot \frac{I_{s2}}{I_{s1}} \right)$$

$$* V_{os} = V_{BE1} - V_{BE2} = V_T \ln \left(\frac{I_{c1}}{I_{s1}} \cdot \frac{I_{s2}}{I_{c2}} \right)$$

Não sendo podemos linearizar esta equação para pequenos assimétricos, logo consideramos:

$$\begin{aligned} \Delta R_c = R_{c1} - R_{c2} & \Rightarrow R_{c1} = R_c + \frac{1}{2} \Delta R_c & \Delta I_s = I_{s1} - I_{s2} & \Rightarrow I_{s1} = I_s + \frac{1}{2} \Delta I_s \\ R_c = \frac{1}{2} (R_{c1} + R_{c2}) & \Rightarrow R_{c2} = R_c - \frac{1}{2} \Delta R_c & I_s = \frac{1}{2} (I_{s1} + I_{s2}) & \Rightarrow I_{s2} = I_s - \frac{1}{2} \Delta I_s \end{aligned}$$

Agora substituímos:

$$V_{os} = V_T \ln \left(\frac{R_c - \frac{1}{2} \Delta R_c}{R_c + \frac{1}{2} \Delta R_c} \cdot \frac{I_s - \frac{1}{2} \Delta I_s}{I_s + \frac{1}{2} \Delta I_s} \right)$$

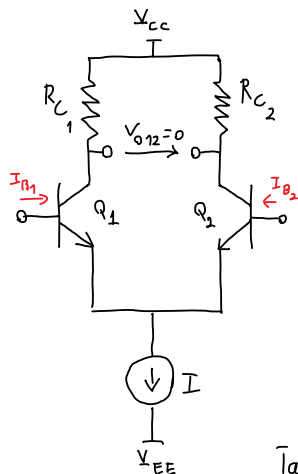
Para pequenos assimétricos
tamos $\Delta R_c \ll R_c$ e $\Delta I_s \ll I_s$

Por isso podemos usar os seguintes resultados:

Logo obtemos

$$\frac{1-x}{1+x} \approx (1-\frac{x}{2})(1+\frac{x}{2}) \approx 1-x \quad \text{e} \quad \ln(1-x) \approx -x \quad \Rightarrow \quad V_{os} \approx V_T \left(\frac{\Delta R_c}{R_c} + \frac{\Delta I_s}{I_s} \right) \quad (x \ll 1)$$

Para a corrente de deriva temos um processo semelhante, já que é útil considerar as correntes na entrada quando temos $V_{012}=0$



Define-se corrente de deriva (offset): $I_{OS} = I_{B1} - I_{B2}$

Define-se corrente de polarização (bias): $I_B = \frac{I_{B1} + I_{B2}}{2}$

Sejam assim temos:

$$I_{OS} = \frac{I_{C1}}{\beta_1} - \frac{I_{C2}}{\beta_2}$$

Não entanto volta a interessar pequenas assimetrias, logo:

$$\begin{cases} I_{C1} = I_C + \frac{1}{2} \Delta I_C & I_{C2} = I_C - \frac{1}{2} \Delta I_C \\ \beta_1 = \beta + \frac{1}{2} \Delta \beta & \beta_2 = \beta - \frac{1}{2} \Delta \beta \end{cases}$$

Tal como antes consideramos $\Delta I_C \ll I_C$ e $\Delta \beta \ll \beta$ e temos:

$$I_{OS} \approx \frac{I_C}{\beta} \left(\frac{\Delta I_C}{I_C} - \frac{\Delta \beta}{\beta} \right)$$

já que $V_{012}=0$, temos também: $I_{C1} R_{C1} = I_{C2} R_{C2} \Rightarrow \frac{\Delta I_C}{I_C} \approx - \frac{\Delta R_C}{R_C}$

Além disso, por definição: $\frac{I_C}{\beta} = I_B$

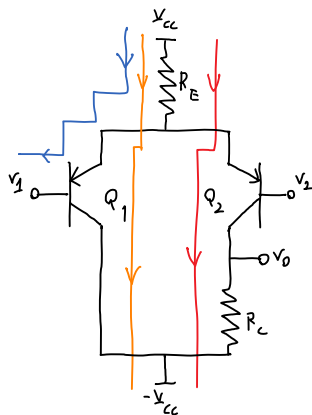
Logo

$$I_{OS} \approx -I_B \left(\frac{\Delta R_C}{R_C} + \frac{\Delta \beta}{\beta} \right)$$

Falta só referir que $\left| \frac{\Delta R_C}{R_C} \right|$, $\left| \frac{\Delta \beta}{\beta} \right|$ e $\left| \frac{\Delta I_S}{I_S} \right|$ podem ser tratados como variáveis aleatórias logo analisamos sempre o pior caso possível.

Exemplo resolvido:

(Retirado do livro de prof. Medeiros Silva, problema 4.3)



$$Q_1 = Q_2$$

$$\beta = 100$$

$$V_{CC} = 6V$$

$$R_E = 100 k\Omega$$

$$R_C = 10 k\Omega$$

a) Determine o PFR (ponto de funcionamento em repouso $\Rightarrow V_1 = V_2 = 0$)

$$* V_{CC} - V_1 = V_{R_E} + V_{EB} \Leftrightarrow V_{R_E} = V_{CC} + V_1 - V_{EB} = 6 - 0,7 = 5,3V$$

Se ne desprezarmos o efeito de Early I_{C1} e I_{C2} dependem apenas de V_{EB1} e V_{EB2} , por isso, em repouso $I_{E1} = I_{E2}$

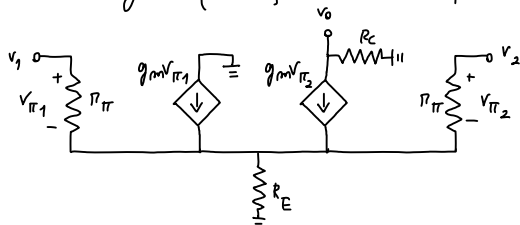
$$I_{R_E} = I_{E1} + I_{E2} = 2I_E \Leftrightarrow I_E = \frac{V_{R_E}}{2R_E} = 26,5 \mu A$$

Para as V_{CE} 's temos:

$$* V_{CC} - (-V_{CC}) = V_{R_E} + V_{CE1} \Leftrightarrow V_{CE1} = V_{CC} - (-V_{CC}) - V_{R_E} = 6,7V$$

$$* V_{CC} - (-V_{CC}) = V_{R_E} + V_{CE2} + R_C I_{C2} \Leftrightarrow V_{CE2} \approx 2V_{CC} - V_{R_E} - R_C I_E \approx 6,435V$$

b) Calcule a ganho diferencial, o CMRR e as impedâncias de entrada



Diferencial:

$$v_1 = v_{\pi 1} = \frac{v_d}{2}$$

$$v_2 = v_{\pi 2} = -\frac{v_d}{2}$$

$$v_0 = -g_m v_{\pi 2} R_C = \frac{g_m v_d R_C}{2} \quad A_d = \frac{v_0}{v_d} = \frac{R_C g_m}{2} = 5,3$$

$$R_{id} = \frac{v_d}{i_d} = 2R_{\pi}$$

⚠ Não podemos usar o teorema da superposição pois o circuito não é simétrico!

$$\text{Modo comum: } v_0 = -g_m v_{\pi 2} R_C \text{ e } v_1 = v_2 = v_c$$

$$\text{Como } \pi_{\pi 1} = \pi_{\pi 2} \Rightarrow v_{\pi 1} = v_{\pi 2} = v_{\pi}$$

$$i_{\pi 1} + g_m v_{\pi 1} + g_m v_{\pi 2} + i_{\pi 2} = i_{R_E} \Leftrightarrow \frac{2v_{\pi}}{R_{\pi}} + 2g_m v_{\pi} = \frac{v_c - v_{\pi}}{R_E} \Leftrightarrow v_{\pi} = \frac{v_c}{2R_E \left(\frac{1}{R_{\pi}} + g_m \right) + 1}$$

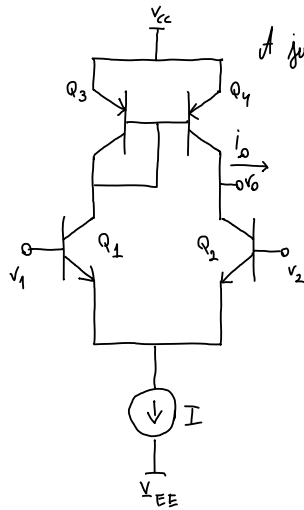
$$A_c = \frac{v_0}{v_c} = -\frac{g_m R_C}{2R_E \left(\frac{1}{R_{\pi}} + g_m \right) + 1} \approx -\frac{R_C}{2R_E} = -0,05$$

$$R_{ic} = \frac{v_c}{i_{\pi 1} + i_{\pi 2}} = \frac{v_c}{\frac{v_{\pi 1}}{R_{\pi}} + \frac{v_{\pi 2}}{R_{\pi}}} = \frac{v_c}{\frac{v_c}{2R_E \left(\frac{1}{R_{\pi}} + g_m \right) + 1} \cdot \left(\frac{2}{R_{\pi}} \right)} = \frac{(2R_E \left(\frac{1}{R_{\pi}} + g_m \right) + 1) R_{\pi}}{2} \approx \beta R_E = 10M$$

$$CMRR = \left| \frac{A_d}{A_c} \right| = 106$$

$$CMRR_{dB} = 40,5 dB$$

▽ Par diferencial BJT com carga ativa



A justificação para usar um par diferencial de carga ativa é exatamente a mesma que para o amplificador de carga ativa!

Para analisar este circuito vamos desprezar o efeito de Early, logo i_{c1} e i_{c2} só dependem de V_{BE1} e V_{BE2} .

Por isso as equações anteriormente deduzidas mantêm-se:

$$i_{c1} \approx \frac{I}{1 + e^{-\frac{V_D}{V_T}}}$$

$$i_{c2} \approx \frac{I}{1 + e^{\frac{V_D}{V_T}}}$$

Como $i_{c3} \approx i_{c1}$ temos $i_{c4} \approx i_{c3}$ (de $Q_4=Q_3$, $\beta \rightarrow \infty$ e $V_A \rightarrow \infty$)

$$i_O = i_{c4} - i_{c2} \approx i_{c1} - i_{c2} = \alpha I \tanh\left(\frac{V_D}{2V_T}\right) \quad (\text{tal como já tinha sido deduzido})$$

Então equações indicam que o circuito se comporta como um amplificador de transcondutância, ou seja a corrente de saída (i_O) depende de uma tensão de entrada (V_D)

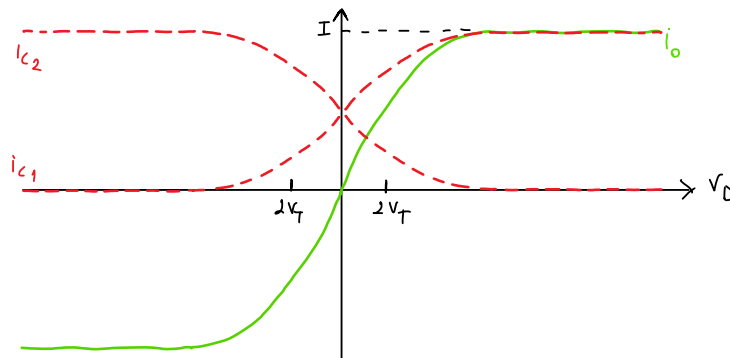
Na zona linear, em que $V_D \ll 2V_T$, temos: $i_O \approx \frac{I}{2V_T} V_D$ (já que $\tanh(x) \approx x$ quando $|x| \ll 1$)

Logo

$$i_O \approx g_m V_D \quad \text{e} \quad g_m = g_{m1} = g_{m2} = \frac{I}{2V_T}$$

Onde g_m é a transcondutância do par diferencial e g_{m1}/g_{m2} a transcondutância de Q_1/Q_2

Com esta informação podemos desenharmos a característica de transcondutância do circuito, desprezando r_o :



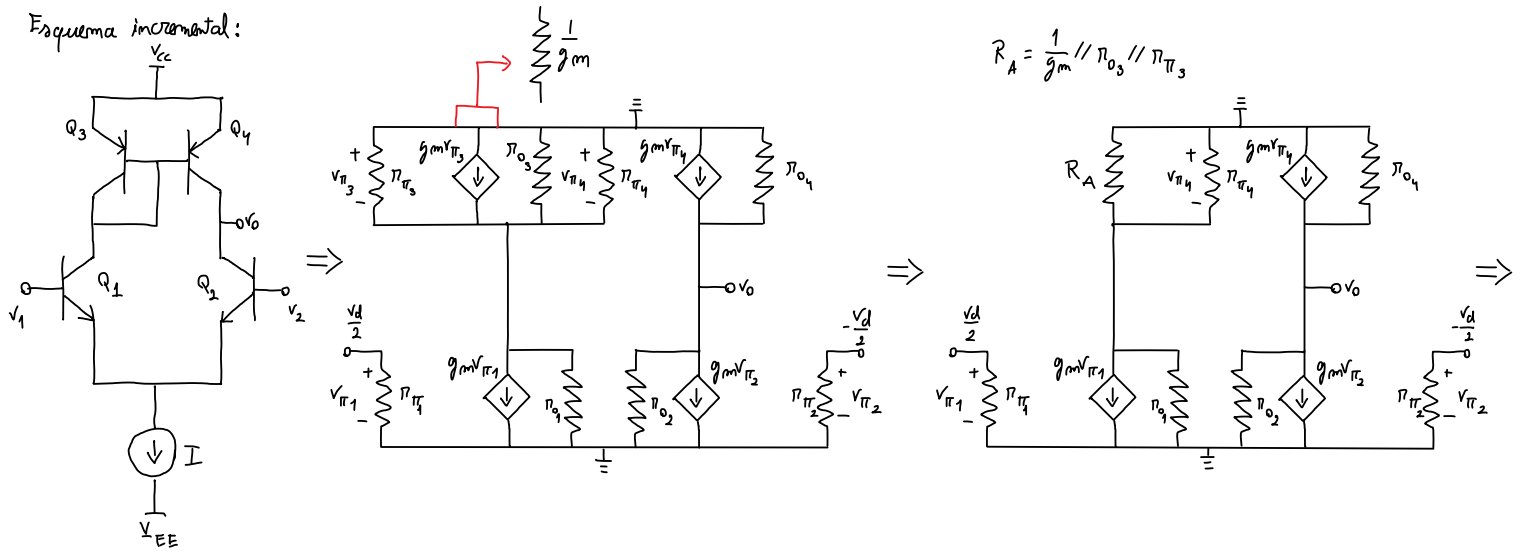
No entanto o par diferencial de carga ativa é muitas vezes usada como amplificador de tensão, com um ganho elevado. Neste caso não podemos desprezar o efeito de Early e a característica acima deixa de ser aplicável e para a analisar $V_O(V_D)$. Para estudar este circuito vamos apenas considerar o seu funcionamento dinâmica linear.

Como o circuito não é simétrico não podemos aplicar o teorema da bimecção, logo temos de analisar o esquema incremental todo.

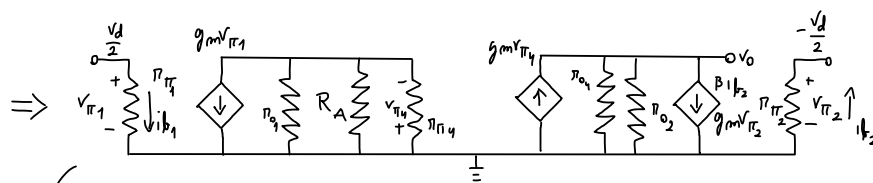
Em repouso ($V_1 = V_2 = 0$):

$$\left. \begin{array}{l} - I_{c2} = I_{c4} \Rightarrow I_O = 0 \\ - I_{c3} \approx I_{c4} \text{ (espelho de corrente)} \\ - I_{c3} \approx I_{c1} \text{ } (\beta \rightarrow \infty) \end{array} \right\} \Rightarrow I_{c1} \approx I_{c2} \approx I_{c3} \approx I_{c4} \approx \frac{I}{2} \Rightarrow g_{m1} \approx g_{m2} \approx g_{m3} \approx g_{m4} \approx g_m = \frac{I}{2V_T}$$

Esquema incremental:



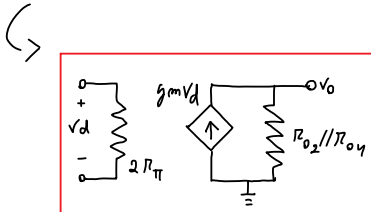
$$R_A = \frac{1}{g_m} \parallel \pi_{o3} \parallel \pi_{\pi3}$$



Resistência de entrada $R_{id} = 2\pi_{\pi} \quad (\pi_{\pi} = \pi_{\pi1} = \pi_{\pi2})$

Resistência de saída $R_o = \pi_{o2} \parallel \pi_{o4}$

$$\text{Ganho } A_d = \frac{v_o}{v_d} = (\pi_{o2} \parallel \pi_{o4}) g_m$$



Com os valores calculados podemos reduzir o esquema a 2 resistências e uma fonte!

Nota: Cálculos auxiliares para o ganho

$$I_{k1} = I_{k2} = I_k \quad \frac{\beta}{\pi_{\pi}} = g_m$$

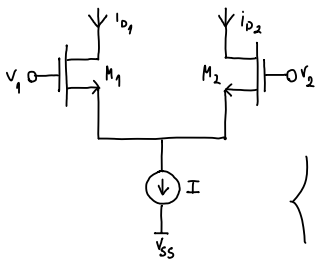
$$\frac{v_d}{2} = i_b \pi_{\pi1} \Leftrightarrow v_d = 2 i_b \pi_{\pi1}$$

$$v_{\pi4} = \beta I_k \cdot (\pi_{o1} \parallel R_A \parallel \pi_{\pi4}) \approx \beta I_k g_m^{-1}$$

$$\frac{v_o}{v_d} = \frac{(\pi_{o2} \parallel \pi_{o4}) \cdot (g_m v_{\pi4} + \beta I_k)}{2 i_b \pi_{\pi1}} =$$

$$= \frac{(\pi_{o2} \parallel \pi_{o4}) \cdot (g_m \beta I_k g_m^{-1} + \beta I_k)}{2 i_b \pi_{\pi1}} = (\pi_{o2} \parallel \pi_{o4}) \frac{\beta}{\pi_{\pi}}$$

▽ Por diferencial MOS



Para estudar o por diferencial MOS, vamos primeiro analisar este circuito, que não tem carga, de forma a relacionar i_{D1} e i_{D2} com v_d .

Vamos desprezar o efeito de corpo, assumir que $\lambda \rightarrow 0$ e que $q_1 = q_2$ e ambos estão saturados. Ou seja: $K_1 = K_2 = K$ e $V_{t1} = V_{t2} = V_t$

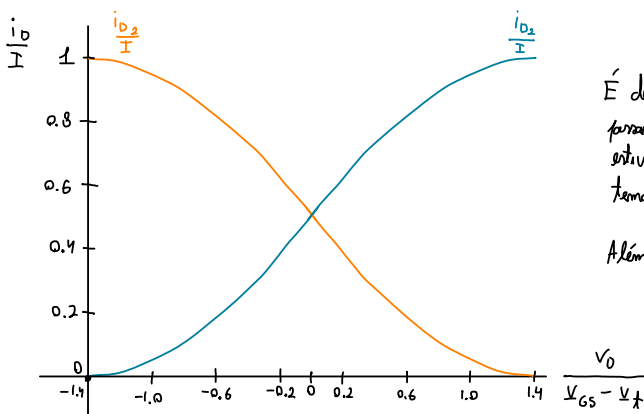
Seja assim:

$$\begin{cases} i_{D1} = K(V_{GS1} - V_t)^2 \\ i_{D2} = K(V_{GS2} - V_t)^2 \end{cases} \Rightarrow \begin{cases} \sqrt{\frac{i_{D1}}{K}} = V_{GS1} - V_t \\ \sqrt{\frac{i_{D2}}{K}} = V_{GS2} - V_t \end{cases} \Rightarrow V_D = \sqrt{\frac{i_{D2}}{K}} - \sqrt{\frac{i_{D1}}{K}} \Rightarrow$$

$$\begin{cases} i_{D1} = \frac{I}{2} + \frac{1}{2} \cdot \frac{v_o}{V_{GS} - V_t} \sqrt{1 - \frac{1}{4} \left(\frac{v_o}{V_{GS} - V_t} \right)^2} \\ i_{D2} = \frac{I}{2} - \frac{1}{2} \cdot \frac{v_o}{V_{GS} - V_t} \sqrt{1 - \frac{1}{4} \left(\frac{v_o}{V_{GS} - V_t} \right)^2} \end{cases}$$

Em repouso a corrente I divide-se igualmente logo: $\frac{I}{2} = K(V_{GS} - V_t)^2$ e substituindo

Podemos então representar a curva característica:

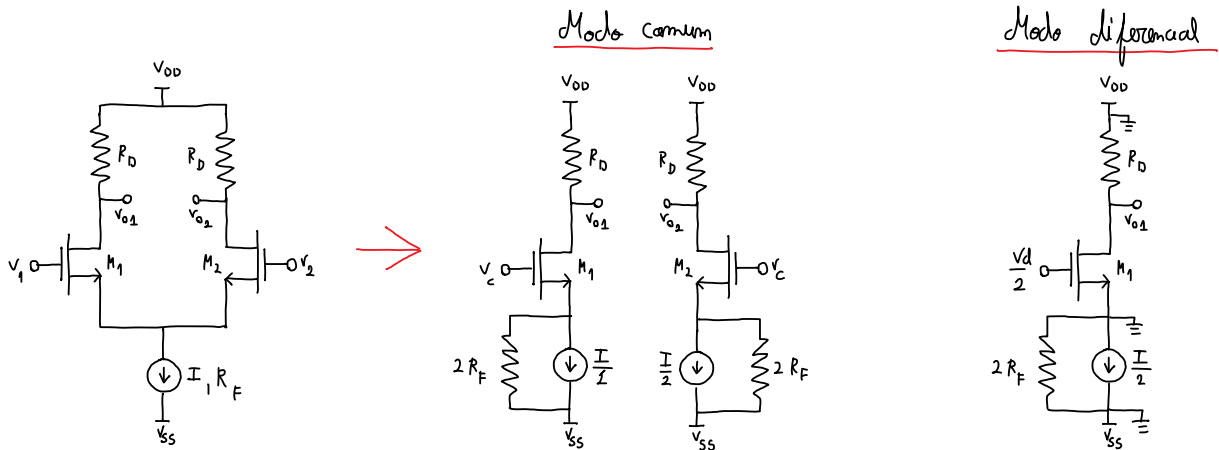


É de notar que para $|V_D| > \sqrt{2}(V_{GS} - V_t)$ estas equações não são válidas já que passamos a ter um transistor ao corte e estas equações apenas não válidas se ambos estiverem saturados. No limite para $v_D \geq \sqrt{2}(V_{GS} - V_t)$ temos $i_{D1} = I$ e $i_{D2} = 0$ e para $v_D \leq -(V_{GS} - V_t)$ temos $i_{D1} = 0$ e $i_{D2} = I$. destas situações dizemos que o por está totalmente desequilibrado.

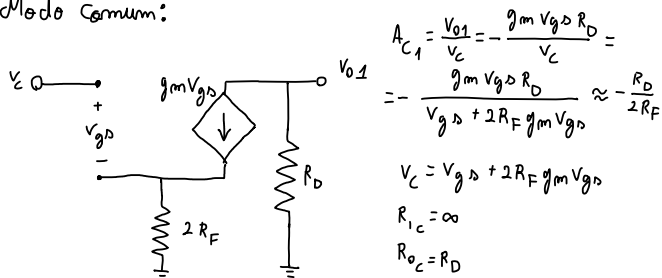
Além disso as características não aproximadamente lineares se $|V_D| \ll V_{GS} - V_t$

▽ Por diferencial MOS com carga resistiva

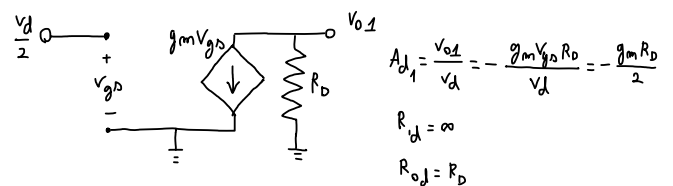
Vamos aplicar o teorema da superposição e analisar o modo diferencial e modo comum, tal como o BJT. Desprezando o efeito de canal e r_o .



- Modo comum:



- Modo diferencial:



Logo podemos escrever V_{o1} e V_{o2} como $V = PFR + \text{Incremental}$, ou seja:

E ambos o PFR é o mesmo: $V_{DD} - R_D \frac{I}{2}$

E o Incremental é $\begin{cases} V_{o1} = A_{c1} V_c + A_{d1} V_d \\ V_{o2} = A_{c2} V_c + A_{d2} V_d \end{cases}$

$$\Rightarrow \begin{aligned} V_{o1} &= V_{DD} - R_D \frac{I}{2} - \frac{g_m R_D}{2} V_d - \frac{R_D}{2R_F} V_c \\ V_{o2} &= V_{DD} - R_D \frac{I}{2} + \frac{g_m R_D}{2} V_d - \frac{R_D}{2R_F} V_c \end{aligned} \Rightarrow V_{o12} = -g_m R_D V_d$$

A abordagem e o método não são os mesmos usados com o BJT, de modo que com as simplificações adotadas temos negligência total do modo comum.

Agora vamos calcular a tensão de desvio considerando pequenas assimetrias em R_D , V_t e $\frac{W}{L}$.

$$\begin{aligned} \Delta R_D &= R_{D1} - R_{D2} \quad \left| \begin{aligned} R_{D1} &= R_D + \frac{1}{2} \Delta R_D \\ R_{D2} &= R_D - \frac{1}{2} \Delta R_D \end{aligned} \right. \quad \Delta V_t = V_{t1} - V_{t2} \quad \left| \begin{aligned} V_{t1} &= V_t + \frac{1}{2} \Delta V_t \\ V_{t2} &= V_t - \frac{1}{2} \Delta V_t \end{aligned} \right. \quad \Delta \frac{W}{L} = \left(\frac{W}{L} \right)_1 - \left(\frac{W}{L} \right)_2 \quad \left| \begin{aligned} \left(\frac{W}{L} \right)_1 &= \frac{W}{L} + \frac{1}{2} \Delta \frac{W}{L} \\ \left(\frac{W}{L} \right)_2 &= \frac{W}{L} - \frac{1}{2} \Delta \frac{W}{L} \end{aligned} \right. \\ R_D &= \frac{1}{2} (R_{D1} + R_{D2}) \quad \left| \begin{aligned} V_t &= \frac{1}{2} (V_{t1} + V_{t2}) \end{aligned} \right. \quad \frac{W}{L} = \frac{1}{2} \left[\left(\frac{W}{L} \right)_1 + \left(\frac{W}{L} \right)_2 \right] \end{aligned}$$

Desvio devido a ΔR_D

Output em repouso: $\begin{cases} V_{o1} = V_{DD} - R_{D1} \frac{I}{2} \\ V_{o2} = V_{DD} - R_{D2} \frac{I}{2} \end{cases} \Rightarrow V_o = \frac{I}{2} \Delta R_D$ Como $V_o = -g_m R_D V_{os}$ temos que a tensão de offset é $V_{os} = -\frac{I}{2g_m} \cdot \frac{\Delta R_D}{R_D} = -\frac{V_{GS} - V_t}{2} \cdot \frac{\Delta R_D}{R_D}$

Desvio devido a ΔV_t

Se $\Delta V_t \ll 2(V_{GS} - V_t)$

$$I_1 = K(V_{GS} - V_{t1})^2 = K(V_{GS} - V_t - \frac{\Delta V_t}{2})^2 = K(V_{GS} - V_t)^2 \left(1 - \frac{\Delta V_t}{2(V_{GS} - V_t)}\right)^2 \approx K(V_{GS} - V_t)^2 \left(1 - \frac{\Delta V_t}{V_{GS} - V_t}\right) = \frac{I}{2} \left(1 - \frac{\Delta V_t}{V_{GS} - V_t}\right)$$

De forma semelhante temos

$$I_2 \approx K(V_{GS} - V_t)^2 \left(1 + \frac{\Delta V_t}{V_{GS} - V_t}\right) = \frac{I}{2} \left(1 + \frac{\Delta V_t}{V_{GS} - V_t}\right)$$

Logo: $\Delta I = I_1 - I_2 = -I \frac{\Delta V_t}{V_{GS} - V_t} \Rightarrow V_{os} = \frac{V_o}{A_d} = \frac{\Delta I R_c}{A_d} = \frac{\Delta I R_c}{-g_m R_c} = \frac{\Delta I}{-g_m} = \frac{-I \frac{\Delta V_t}{V_{GS} - V_t}}{-\frac{I}{V_{GS} - V_t}} = \Delta V_t$

Desvio devido a $\frac{\Delta W/L}{W/L}$

Esta assimetria faz com que a corrente não se divida de forma igual mas sim de forma proporcional a $\frac{W}{L}$ logo:

$$\begin{aligned} I_1 &= \frac{I}{2} \left(1 + \frac{\Delta \frac{W}{L}}{2 \frac{W}{L}}\right) \\ I_2 &= \frac{I}{2} \left(1 - \frac{\Delta \frac{W}{L}}{2 \frac{W}{L}}\right) \end{aligned} \quad \text{tal como anteriormente } \Delta I = \frac{I}{2} \cdot \frac{\Delta \frac{W}{L}}{\frac{W}{L}} \Rightarrow V_{os} = \frac{V_o}{A_d} = \frac{\Delta I}{-g_m} = \frac{\frac{I}{2} \cdot \frac{\Delta \frac{W}{L}}{\frac{W}{L}}}{-\frac{I}{V_{GS} - V_t}} = -\frac{V_{GS} - V_t}{2} \cdot \frac{\Delta \frac{W}{L}}{\frac{W}{L}}$$

Logo, se considerarmos $\frac{\Delta W}{L}$, $\frac{\Delta R_D}{R_D}$ e $\frac{\Delta V_t}{V_t}$ variáveis aleatórias temos:

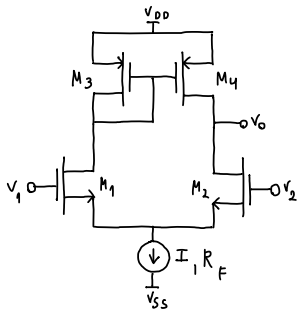
$$V_{OS} = \sqrt{\left(\frac{V_{GS} - V_t}{2} \cdot \frac{\Delta R_D}{R_D}\right)^2 + \left(\frac{V_{GS} - V_t}{2} \cdot \frac{\Delta W/L}{W/L}\right)^2 + (\Delta V_t)^2}$$

Se não forem variáveis aleatórias:

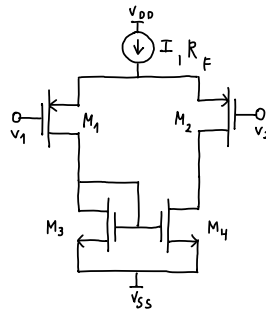
$$V_{OS} = \Delta V_t - \frac{V_{GS} - V_t}{2} \left(\frac{\Delta R_D}{R_D} + \frac{\Delta W/L}{W/L} \right)$$

É de notar que os parâmetros MOS têm valores de V_{OS} superiores aos valores de V_{OS} dos parâmetros BJT

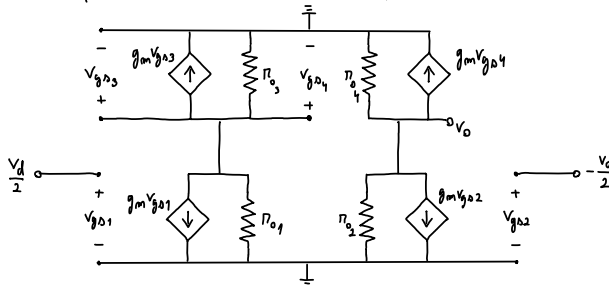
▽ Par diferencial CMOS (Par diferencial MOS com carga ativa)



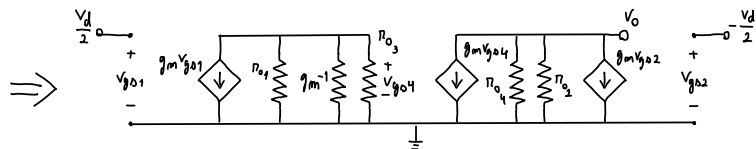
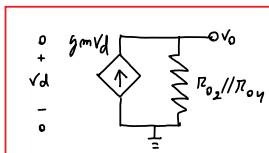
ou



O esquema incremental abaixo é válido para ambos os circuitos.



Sendo assim podemos simplificar o esquema incremental tal que:



Daqui tiramos:

$$V_o = (r_{o4} // r_{o2}) (g_m \frac{V_d}{2} + g_m \cdot (r_{o1} // g_m^{-1} // r_{o3}) \cdot g_m \cdot \frac{V_d}{2}) \approx$$

$$r_{id} = \infty$$

$$\approx (r_{o4} // r_{o2}) (g_m \frac{V_d}{2} + g_m \frac{V_d}{2}) = (r_{o4} // r_{o2}) g_m V_d$$

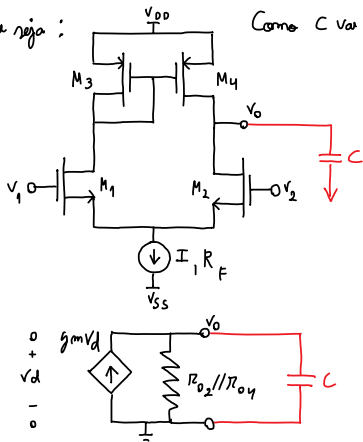
$$r_o = r_{o4} // r_{o2}$$

$$A_d = \frac{V_o}{V_d} = \frac{(r_{o4} // r_{o2}) g_m V_d}{V_d} = (r_{o4} // r_{o2}) g_m$$

$$\text{Se } r_{o4} = r_{o2} = r_o \text{ temos } A_d = \frac{V_A}{V_{GS} - V_t} \text{ já que } r_o = \frac{V_A}{I/2} \text{ e } g_m = \frac{I}{V_{GS} - V_t}$$

Vamos agora abordar mais um tópico antes de fecharmos os parâmetros diferenciais, que é o seu comportamento dinâmico.

Seu seja:



Como C vai ter uma capacitância elevada e no nó da saída temos uma resistência elevada podemos dizer que temos um **pólo dominante** ou seja podemos ignorar os outros.

Por definição temos o pólo em $\omega_1 = \frac{1}{R_o C}$

$$\text{Logo } A(s) = \frac{A_0}{1 + \frac{s}{\omega_1}} \text{ onde } A_0 = g_m (r_{o2} // r_{o4})$$

Uma outra grandeza relevante é o produto banda-ganho (Gain-Bandwidth product)

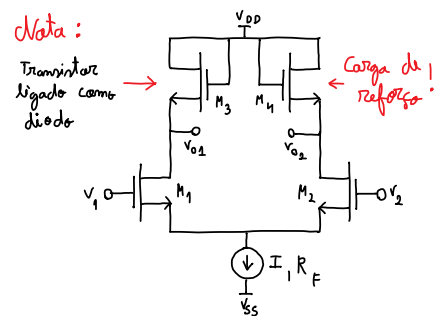
$$GB = A_0 \omega_1 = \frac{g_m}{C}$$

Temos também o Slew-Rate (taxa de variação)

$$SR = \left| \frac{dV_o}{dt} \right|_{\max} = \frac{I_{o1} \max}{C} = \frac{I}{C}$$

$$i_o = C \frac{dV_o}{dt} \Rightarrow \left| \frac{dV_o}{dt} \right|_{\max} = \frac{I_{o1} \max}{C}$$

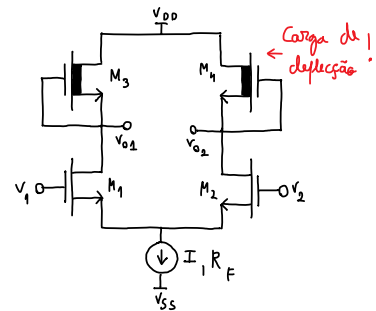
Nota:



Em circuitos com transistores NMOS

podemos não usar resistências

mas sim transistores ligados como diodos

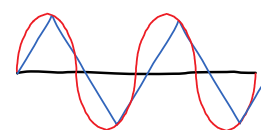


Adicional: O GB é útil porque caso alteremos o ganho ou a largura de banda com outro circuito, um outro bloco ligado após o par, o GB limita essa mudança, ou seja se ligarmos um circuito CL no output, o ganho aumenta e a banda diminui, mantendo GB.

O SR é útil porque nos indica a variação máxima que o circuito aguenta. Caso a variação seja maior que o SR, o circuito apenas apresenta uma recta de declive SR

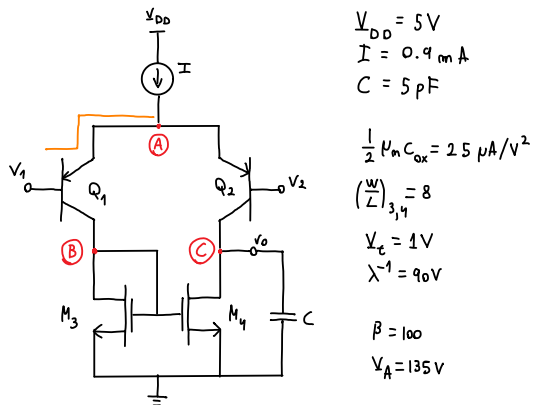
Output:

Exatidão
Real - como
pelo SR



Exemplo resolvido:

(Retirado do 2º Teste do 1º Semestre de 2014/2015)



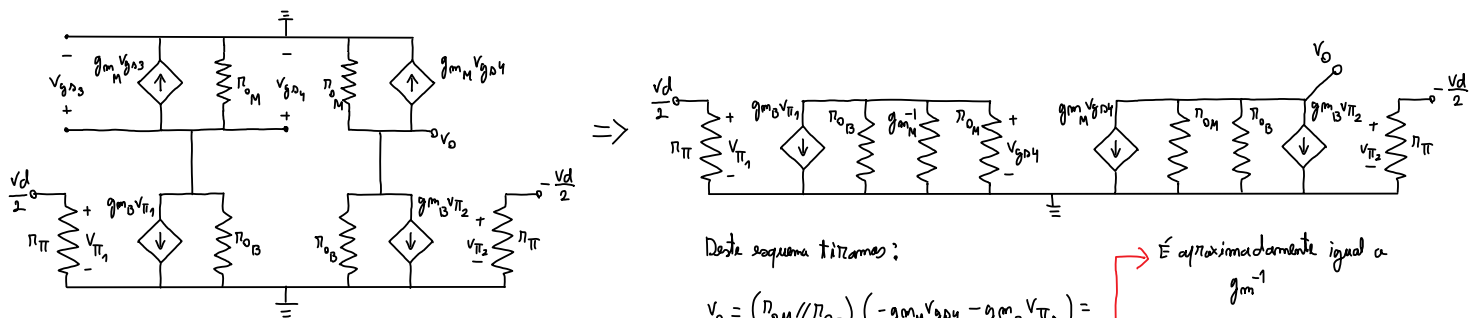
a) Considerando a tensão de modo comum de entrada $V_1 = V_2 = 3V$. Calcule a tensão em repouso nos nós A, B e C.

(A) * $V_A = V_1 + V_{E_{B_{cm}}} = 3 + 0,7 = 3,7V$

(B) e (C) V_B e V_C não são iguais e $V_B = V_{DS_3}$ e temos também $V_{DS_3} = V_{GS_3}$

Logo $V_B = V_C = V_{GS_3} = \sqrt{\frac{I_D}{K}} + V_t = \sqrt{\frac{\frac{I}{2}}{\frac{1}{2} \mu_n C_{ox} \cdot \frac{W}{L}}} + V_t = 2.5V$

b) Calcule o ganho diferencial, as resistências de entrada e de saída e apresente o esquema incremental equivalente.



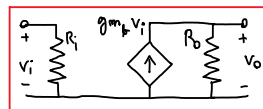
BJT
 $g_{mB} = \frac{I_{C42}}{V_t} = 18mS$

$r_{oB} = \frac{V_A}{I_C} = 300k\Omega$

$r_{\pi} = \frac{\beta}{g_{mB}} = 10k\Omega$

MOS
 $r_{oM} = \frac{1}{\lambda I_D} = 200k\Omega$

Logo o esquema incremental é:



Deste esquema tiramos:

$v_o = (r_{oM} // r_{oB}) (-g_{mM} v_{gs4} - g_{mB} v_{\pi_2}) =$
 $= (r_{oM} // r_{oB}) (g_{mB} \frac{v_d}{2} + g_{mM} \cdot (\frac{r_{oB}}{g_{mM}} // r_{\pi_1}) \cdot g_{mB} \cdot \frac{v_d}{2}) \approx (r_{oM} // r_{oB}) g_{mB} v_d$

Logo $A_d = \frac{v_o}{v_d} = (r_{oM} // r_{oB}) g_{mB} = 2160$

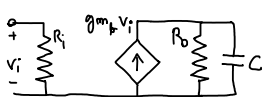
$R_i = 2r_{\pi} = 20k\Omega$

$R_o = r_{oM} // r_{oB} = 120k\Omega$

Nota: Nestes exercícios os resultados mudam dependendo das simplificações/aproximações usadas!!

c) Determine a resposta em frequência do circuito

Passamos no esquema simplificado e metemos o condensador



Se assumirmos um polo dominante temos $\omega = \frac{1}{C R_o} = 1.67 M rad/s \Leftrightarrow \omega = 265 KHz$

Logo o ganho é: $A(\omega) = \frac{A_d}{1 + \frac{\omega^2}{\omega_o^2}}$

d) Calcule o ganho diferencial da tensão considerando que existe degeneração de emissor ($R_E = 1k\Omega$)

Sejam as tensões:

$| \Delta V_{EB} | \ll R_E (i_{E1} - i_{E2})$

* $V_1 - V_2 = V_{EB1} - V_{EB2} - R_E (i_{E1} - i_{E2}) \Leftrightarrow V_D = \Delta V_{EB} - R_E (i_{E1} - i_{E2}) \approx -R_E (i_{E1} - i_{E2})$

Se $V_D \approx -R_E (i_{E1} - i_{E2})$ como $i_{E1} \approx i_{C1}$ e $i_{E2} \approx i_{C2}$ temos

$V_D \approx -R_E (i_{C1} - i_{C2})$

Temos também $I \approx i_{C1} + i_{C2}$ Logo $\begin{cases} i_{C1} \approx \frac{I}{2} - \frac{V_D}{2R_E} \\ i_{C2} \approx \frac{I}{2} + \frac{V_D}{2R_E} \end{cases}$ e como $i_{C1} = i_{D3} = i_{D4}$ devido ao espelho de corrente

Se considerarmos $i_D \approx i_{C2} - i_{D4}$ temos $i_D = \frac{V_D}{R_E}$ e como $V_D = R_o \cdot i_D \Leftrightarrow V_D = \frac{r_{oB} // r_{oM}}{R_E} \cdot v_d$

Logo $A_d = \frac{v_o}{v_d} = \frac{r_{oB} // r_{oM}}{R_E} = 120$

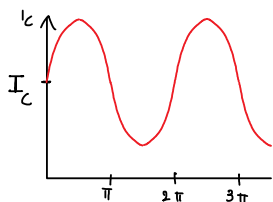
Andares de Saída

Um andar de saída destina-se a facilitar a ligação de um circuito a um outro circuito exterior ou carga. Para isso tendencialmente os andares de saída têm:

- Resistência de saída baixa (Para evitar perdas tensões)
- Dever funcionar com níveis fortes (já que normalmente ficam no final de uma cadeia de amplificação)
- Distorção harmónica baixa (A característica de transferência deve ser linear)
- Rendimento elevado (Para reduzir o aquecimento e limitar o consumo de energia)

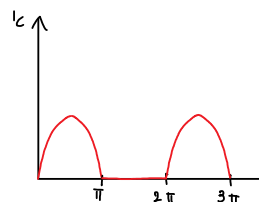
Os andares de saída são classificados de acordo com a corrente nos transistores.

Classe (A)



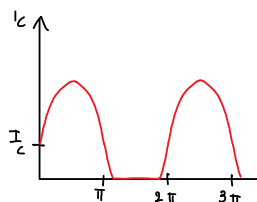
O transistor conduz durante o período todo do sinal.

Classe (B)



O transistor conduz durante meio período do sinal.

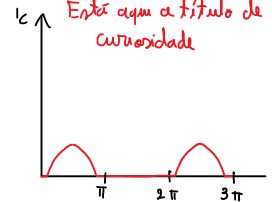
Classe (AB)



O transistor conduz durante mais de meio período do sinal.

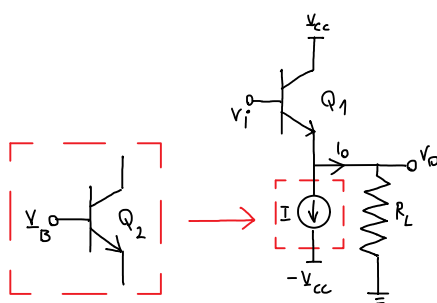
Classe (C)

dão vão nos aborçados. Este aqui a título de curiosidade

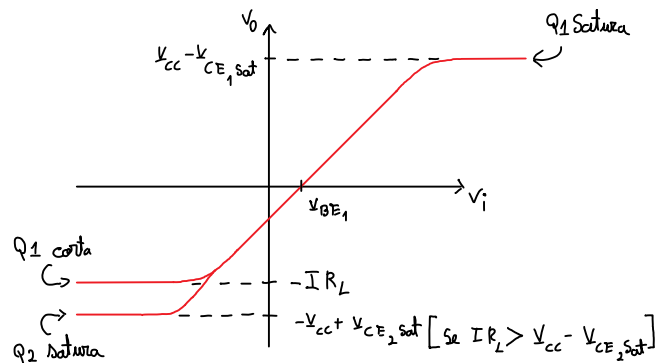


O transistor conduz durante menos de meio período do sinal.

▽ Classe A:

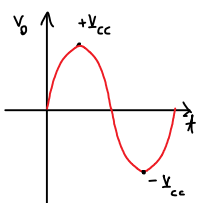


Isto é apenas um exemplo do que a fonte de corrente pode ser



Esta situação é preferível já que temos uma maior amplitude. Logo normalmente temos $IR_L \approx V_{CC}$ para entrar a funcionar no limite menor.

Queremos calcular o rendimento deste andar, logo vamos considerar $IR_L \approx V_{CC}$ e que estamos a usar amplitude toda sem distorção logo:



É necessário calcular P_F , a potência fornecida pelo fontes logo $P_F = V_{CC}(i_{C,av} + \frac{V_{CC}}{2R_L}) = 2V_{CC}I$

Precisamos também de P_L , a potência dissipada na carga logo $P_L = \frac{V_o^2 \text{ eficaz}}{R_L} = \frac{V_o^2 \text{ Max}}{2R_L}$

Sendo η o rendimento temos:

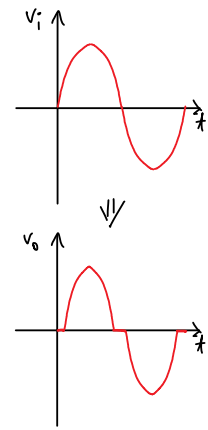
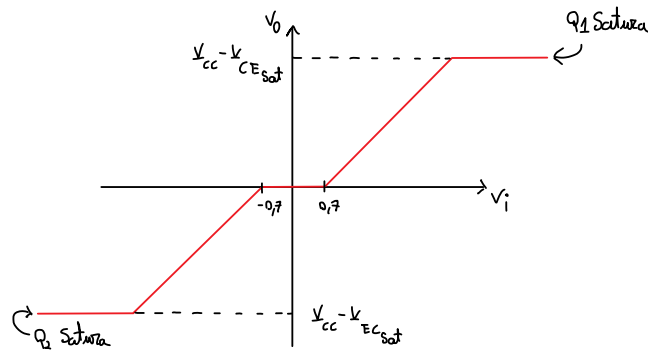
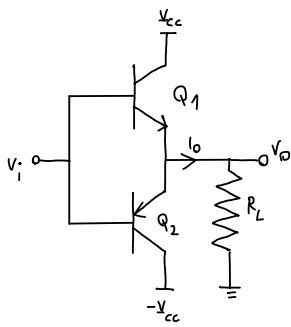
$$\eta = \frac{P_L}{P_F} = \frac{\frac{V_o^2 \text{ Max}}{2R_L}}{2V_{CC}I} \text{ como } V_o \text{ Max} \approx V_{CC} \approx R_L I \text{ logo } \eta \approx \frac{\frac{V_{CC} R_L I}{2R_L}}{2V_{CC}I} = \frac{1}{4}$$

Logo o rendimento máximo dos andares de classe A é 25%!

* É de notar que existe dissipação em repouso! (Mesmo sem V_i o circuito gasta energia)

Nota: Numas numeração $V_{\text{eficaz}} = \frac{V_{\text{Max}}}{\sqrt{2}}$.

▽ Classe B :



Neste circuito quando $V_i > 0,7$ Q_1 conduz e quando $V_i < -0,7$ Q_2 conduz logo, temos 2 circuitos classe B, um para cada oscilação, permitindo assim ter uma representação total em V_o .

É de notar que não é de classe B pura pois existe um fator na origem da Vozinhanga entre $V_{EB_{on}}$ e $V_{BE_{on}}$ que dá origem a distorção.

Este tipo de distorção é chamada distorção de cruzamento (crossover distortion)

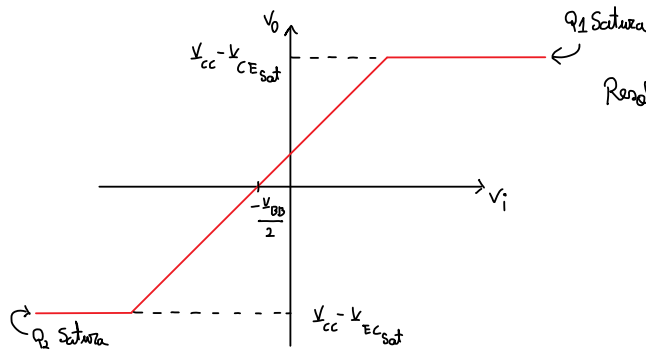
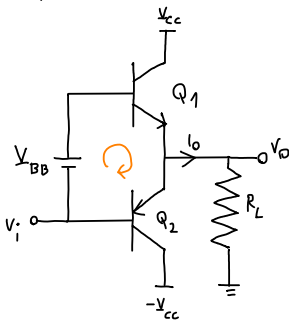
Novamente é necessário calcular o rendimento, a começar por:

$$P_F = V_{CC} (i_{C1})_{av} + V_{CC} (i_{C2})_{av} = \frac{2}{\pi} V_{CC} \frac{V_o \text{Max}}{R_L} \quad \text{sendo } i_{C1} \text{ e } i_{C2} \text{ sinusóides simplesmente retificadas (meia-onda) temos que o seu valor médio é } \frac{1}{\pi} I_{C \text{Max}} \text{ (Ver fig. 1)} = \frac{1}{\pi} \frac{V_o \text{Max}}{R_L}$$

$$P_L = \frac{V_o \text{Max}^2}{2R_L}$$

Logo $\eta = \frac{P_L}{P_F} = \frac{\pi}{4} \cdot \frac{V_o \text{Max}}{V_{CC}}$ O rendimento é máximo quando $V_o \text{Max} \approx V_{CC}$ e temos $\eta = \frac{\pi}{4} = 78,5\%$.

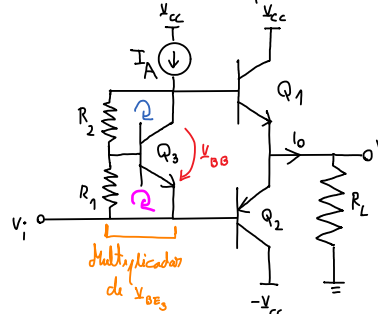
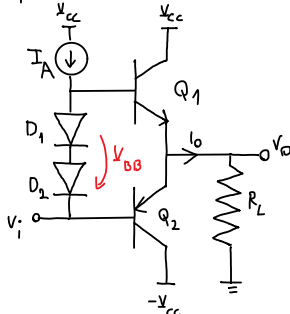
▽ Classe AB :



Resolve o cruzamento de distorção!

Vamos calcular $I_{S1} = I_{S2} = I_S$ logo em repouso $I_{E1} = I_{E2}$ e calculando $I_{C1} \approx I_{C2}$ temos $V_{EB} = V_{BE} = \frac{V_{BB}}{2}$ (novamente, em repouso!) da qual se tira que $I_{E1} = I_{E2} \approx I_S e^{\frac{V_{BB}}{2V_T}}$ e esta corrente é dimensionada de forma a que seja muito menor que a amplitude máxima da corrente ($i_{C \text{Max}} \approx \frac{V_{CC}}{R_L}$). Logo os resultados do andar de classe B é aplicável ao circuito acima desenhado! ($\eta_{\text{Max}} = 78,5\%$)

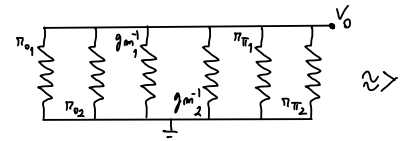
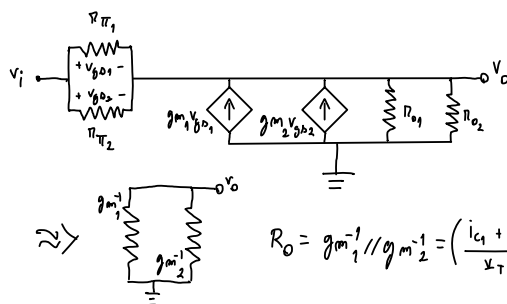
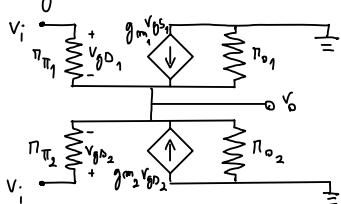
Para obter V_{BB} podemos usar diodos (ou transistores ligados como diodos) ou usar um multiplicador de V_{BE} , entre outros!



Com isto:

- $R_1 I_R = V_{BE3}$
- $R_2 I_R = V_{CE3}$
- $V_{BB} = R_1 I_R + R_2 I_R \Leftrightarrow$
- $\Leftrightarrow V_{BB} = R_1 I_R (1 + \frac{R_2}{R_1}) \Leftrightarrow$
- $\Leftrightarrow V_{BB} = (1 + \frac{R_2}{R_1}) V_{BE3} !$

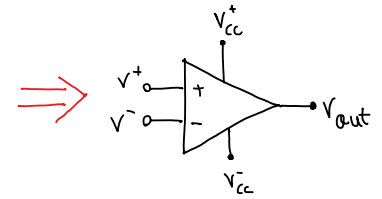
Vamos agora calcular a resistência de saída



$$R_o = g_{m1}^{-1} // g_{m2}^{-1} = \left(\frac{i_{C1} + i_{C2}}{V_T} \right)^{-1} \approx \frac{V_T}{I_{E1} + I_{E2}} \quad \text{há de ser bastante pequeno!}$$

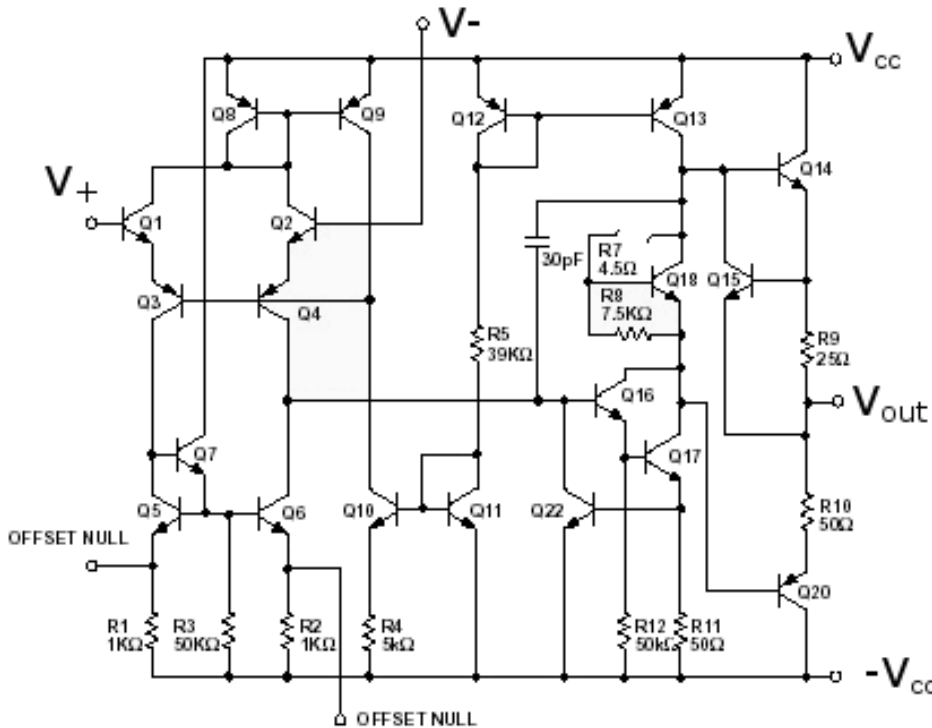
Amplificador Operacional (Ampop)

Circuito complexo mas com modelo simples

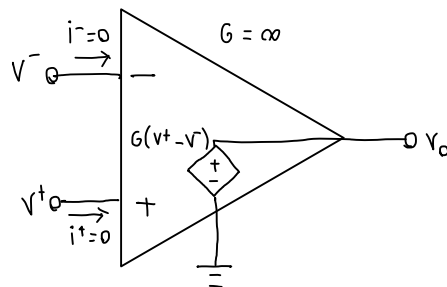


O Ampop ideal tem as seguintes características:

- O ganho do amplificador (G) é infinito
- Largura de banda infinita, ou seja funciona para todas as frequências
- Impedância de entrada infinita $\Rightarrow$ corrente de entrada nula
- A corrente e a tensão de offset (desvio) é nula
- Impedância de saída nula
- Slew-rate infinito
- Não tem ruído



Ou seja, o modelo ideal é o seguinte:



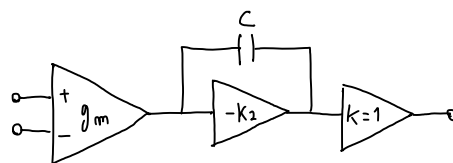
Nota:

Existem 2 ganhos diferentes no que toca a circuitos com Ampop's:

- Ganho do Ampop (G): Ganho em malha aberta (sem realimentação) do dispositivo
- Ganho da Malha Fechada (A): Ganho do circuito em que o Ampop está inserido.

O Ampop mais comum tem 2 estágios de ganho, já que é o mais simples de compensar (muitos polos para garantir a estabilidade)

A estrutura mais comum é:



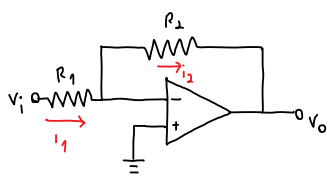
- g_m e $-K_2$ são os estágios de ganho
- C é o condensador, que através do efeito de Miller introduz o polo dominante
- $K=1$ é um seguidor e serve para isolar o circuito da carga.

Podemos ter apenas 1 estágio de ganho, o que leva a um ganho menor mas um circuito mais rápido

Ampop's com 3+ estágios de ganho não são muito práticos, já que são difíceis de projetar.

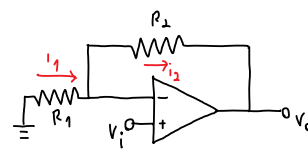
▽ Montagens

- Inversora:



$$\begin{aligned} i_1 &= \frac{V_i}{R_1} \\ i_2 &= -\frac{V_o}{R_2} \\ i_1 = i_2 &\Rightarrow \frac{V_i}{R_1} = -\frac{V_o}{R_2} \Rightarrow A = \frac{V_o}{V_i} = -\frac{R_2}{R_1} \end{aligned}$$

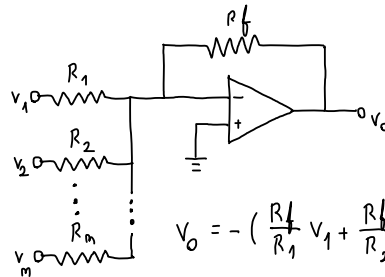
- Não Inversora:



$$\begin{aligned} i_1 &= -\frac{V_i}{R_1} \\ i_2 &= \frac{V_i - V_o}{R_2} \end{aligned}$$

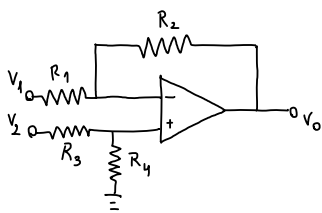
$$i_1 = i_2 \Rightarrow \frac{V_i}{R_1} = \frac{V_o - V_i}{R_2} \Rightarrow A = \frac{V_o}{V_i} = 1 + \frac{R_2}{R_1}$$

Unindo a montagem inversora podemos criar um circuito somador:



$$V_o = -\left(\frac{R_f}{R_1} V_1 + \frac{R_f}{R_2} V_2 + \dots + \frac{R_f}{R_m} V_m\right)$$

- Diferença:



$$\begin{aligned} V_+ &= V_2 \cdot \frac{R_4}{R_3 + R_4} \\ V_- &= V_+ \\ \frac{V_o - V_-}{R_2} &= \frac{V_- - V_1}{R_1} \end{aligned}$$

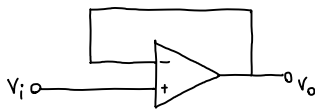
$$\Rightarrow V_o = V_2 \cdot \frac{R_4}{R_3 + R_4} \cdot \left(1 + \frac{R_2}{R_1}\right) - \frac{R_2}{R_1} V_1$$

Se fizermos $R_1 = R_3$ e $R_2 = R_4$ temos:

$$V_o = \frac{R_2}{R_1} (V_2 - V_1) \quad \text{! A saída é proporcional à diferença das entradas !}$$

- Ganho unitário:

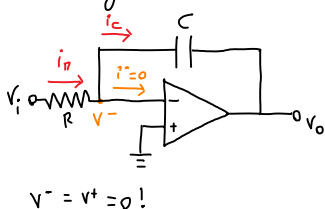
Também chamada de circuitos de isolamento, buffer ou montagem seguidora.



Com ganho finito ($G \neq \infty$)

$$V_o = G(V_i - V_o) \Rightarrow \frac{V_o}{V_i} = \frac{G}{1+G} \xrightarrow{\text{caso } G \rightarrow \infty} \frac{V_o}{V_i} = 1$$

- Integrador:



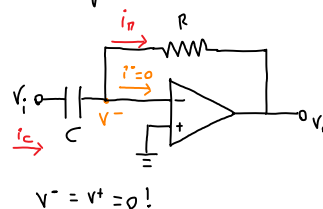
$$\begin{aligned} i_R &= i_C \Rightarrow \\ \Leftrightarrow \frac{V_i}{R} &= -C \frac{dV_o}{dt} \Rightarrow \end{aligned}$$

$$\Leftrightarrow V_o = -\frac{1}{RC} \int_{-\infty}^t V_i dt //$$

No domínio da frequência ($s = j\omega$)

$$V_o = -\frac{1}{RC} \cdot \frac{1}{j\omega} \cdot V_i \Rightarrow A = \frac{V_o}{V_i} = -\frac{1}{j\omega RC}$$

- Diferenciador



$$i_C = i_R \Rightarrow$$

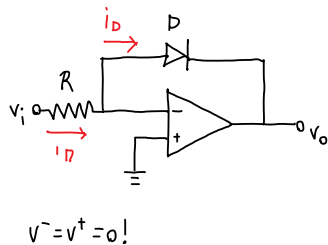
$$\Leftrightarrow \frac{V_o}{R} = -C \frac{dV_i}{dt} \Rightarrow$$

$$\Leftrightarrow V_o = -RC \frac{dV_i}{dt} //$$

No domínio da frequência ($s = j\omega$)

$$V_o = -RC \cdot j\omega \cdot V_i \Rightarrow A = \frac{V_o}{V_i} = -j\omega RC$$

- Amplificador Logaritmico



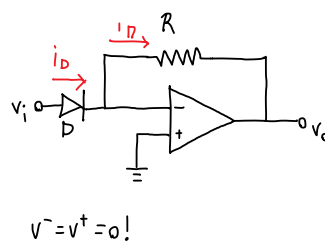
$$i_R = i_D \Leftrightarrow$$

$$\Leftrightarrow \frac{V_i}{R} = I_S e^{\frac{V^- - V_o}{m V_T}} \Leftrightarrow$$

$$\Leftrightarrow V_o = -m V_T \ln\left(\frac{V_i}{R I_S}\right) //$$

$$V^- = V^+ = 0!$$

- Amplificador Exponencial



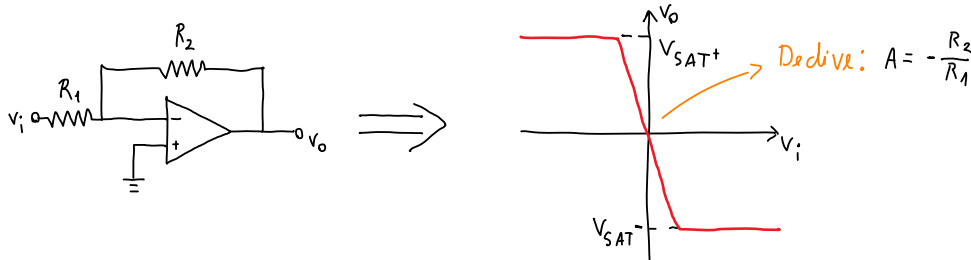
$$i_D = i_R \Leftrightarrow$$

$$\Leftrightarrow -\frac{V_o}{R} = I_S e^{\frac{V_i}{m V_T}} \Leftrightarrow$$

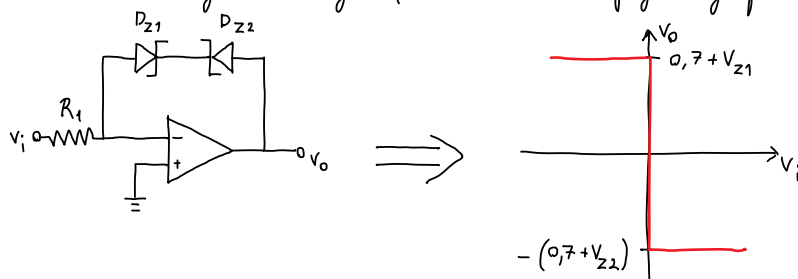
$$\Leftrightarrow V_o = -R I_S e^{\frac{V_i}{m V_T}} //$$

- Limitador Inversor

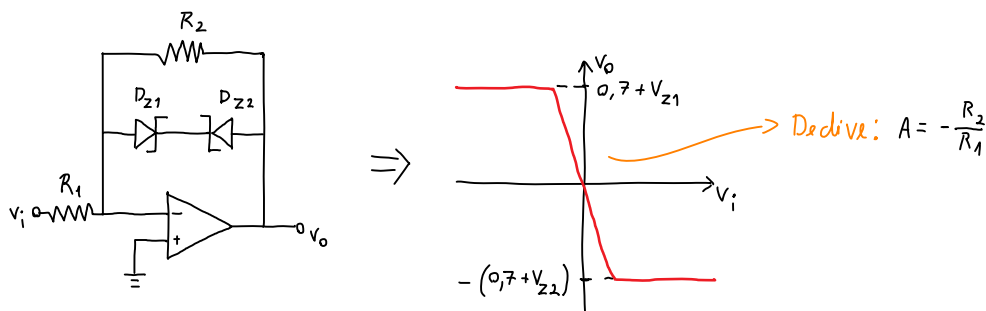
Considerando a montagem inversora podemos fazer o gráfico que relaciona V_i com V_o :



Considerando a seguinte montagem podemos novamente fazer o gráfico que relaciona V_i com V_o :



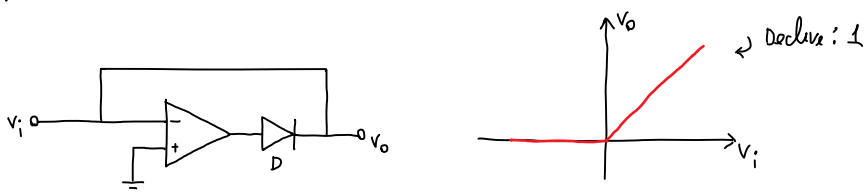
Intuitivamente temos:



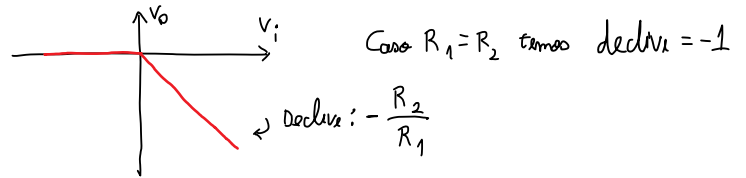
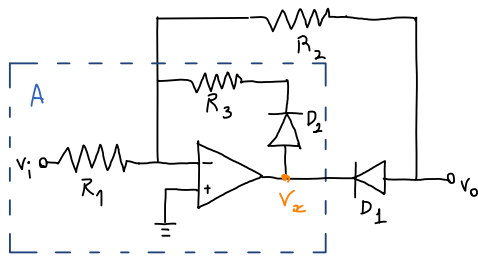
Logo temos um circuito onde podemos arbitrar as tensões de saturação, daí ser um limitador!

- Retificador:

↳ Retificador de meia onda de precisão (Superdiodo)



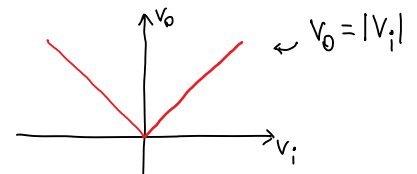
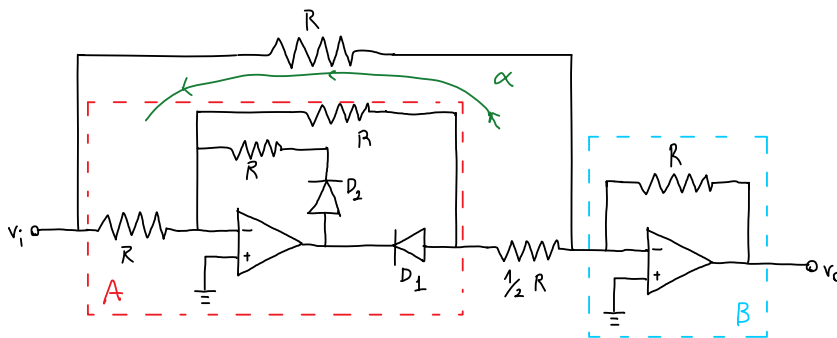
→ Retificador de meia onda de precisão



Intuitivamente se $V_i > 0$ temos $V_x < 0$, já que o bloco A é um inversor. Se $V_x < 0$, então D_1 conduz e D_2 está ao corte. Por isso temos um superdiódo com uma montagem inversora daí o declive ser $-\frac{R_2}{R_1}$.

Agora se $V_i < 0$, temos D_1 ao corte e D_2 a conduzir. Logo $V_x = V_{SAT}^+$ e $V_o = 0$.

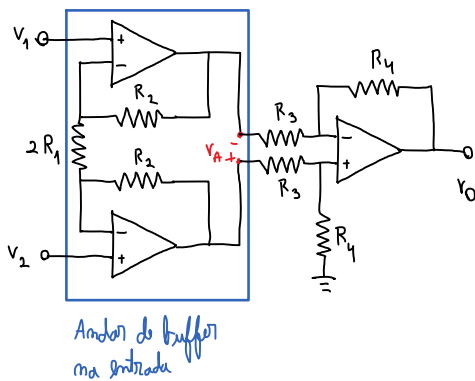
→ Retificador de onda completa de precisão



Temos o bloco A que nada mais é que um retificador de meia onda. Para $V_i < 0$, temos agora uma outra malha de realimentação α , que nos permite ter um ganho/declive de 1 para $V_i < 0$. E como temos o bloco B que é uma montagem inversora, obtendo o gráfico acima desenhado.

De notar que existem outras tipologias de retificador!

- Amplificador de instrumentação



Este circuito surge com base na necessidade de ter um amplificador diferencial de ganho facilmente programável. Neste caso podemos apenas mudar $2R_1$ tendo o resto do circuito num integrado.

$$V_d = V_2 - V_1$$

$$V_A = V_d \left(1 + \frac{R_2}{R_1}\right)$$

$$V_o = V_A \frac{R_4}{R_3} = \frac{R_4}{R_3} \left(1 + \frac{R_2}{R_1}\right) V_d$$

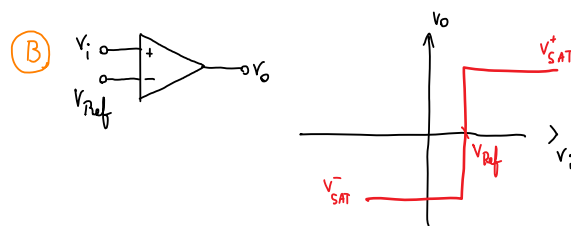
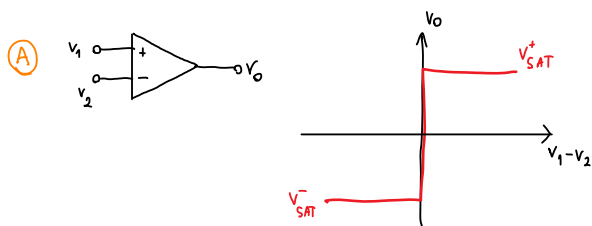
Além disso revendo instrumentação e medidas as vantagens deste amplificador são:

1. CMRR mais elevado
2. Menor impedância de entrada

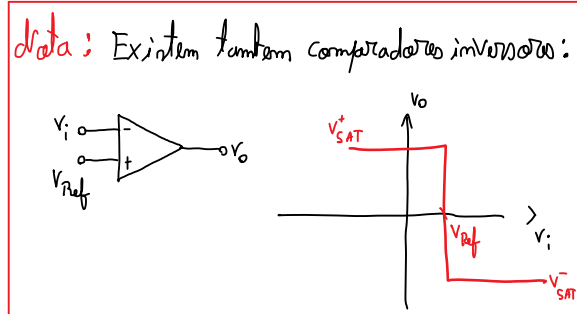
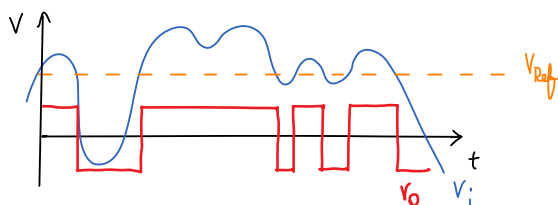
Isto deve-se aos amplificadores de buffer na entrada

- Comparador:

Estes circuitos permitem comparar 2 tensões entre si (A) ou uma tensão a uma referência (B)

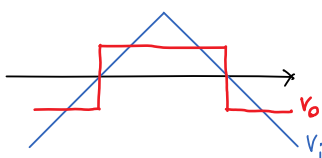


Uma aplicação prática para o circuito (B):

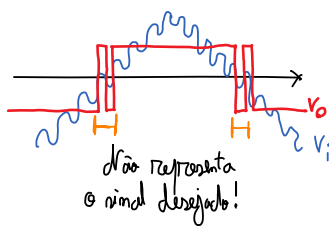


No entanto se o sinal V_i tem ruído temos um problema ilustrado a baixo:

Sem ruído:

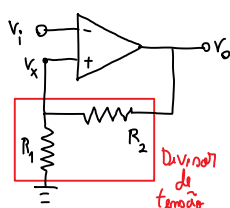


Com ruído:



Para resolver isto é necessário adicionar memória ao sistema. Ou seja o estado atual não depende apenas do valor atual entrada, mas também dos valores anteriores. Surge então o comparador Regenerativo.

- Comparador Regenerativo (Schmitt trigger)

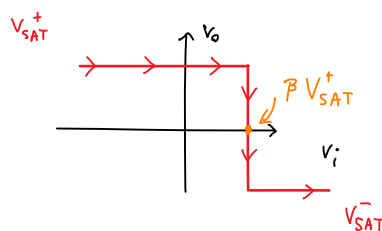


Como temos um divisor de tensão:

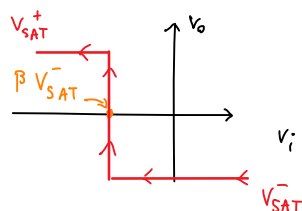
$$V_x = \frac{R_1}{R_1 + R_2} \cdot V_0$$

Para simplificar, seja $\beta = \frac{R_1}{R_1 + R_2}$!

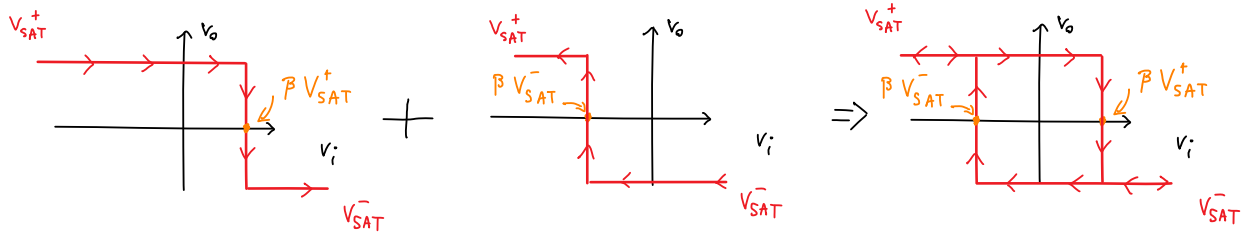
Se considerarmos $V_i \ll 0$, temos o Ampli. saturado tal que $V_0 = V_{SAT-}$, logo $V_x = \beta V_{SAT-}$ e estado mantém-se enquanto $V_i < \beta V_{SAT-}$. Assim que $V_i > \beta V_{SAT-}$ passamos a ter $V_0 = V_{SAT+}$ e $V_x = \beta V_{SAT+}$, ou seja:



Agora se $V_i \gg 0$, temos o oposto, ou seja $V_0 = V_{SAT+}$ e $V_x = \beta V_{SAT+}$ e isto mantém-se enquanto $V_i > \beta V_{SAT+}$. Assim que $V_i < \beta V_{SAT+}$ temos $V_0 = V_{SAT-}$ e $V_x = \beta V_{SAT-}$, logo:

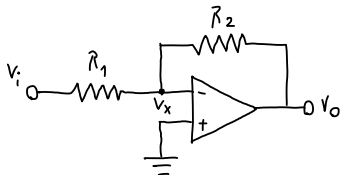


Logo juntando as duas:



Então temos então um comparador regenerativo não-inversor!

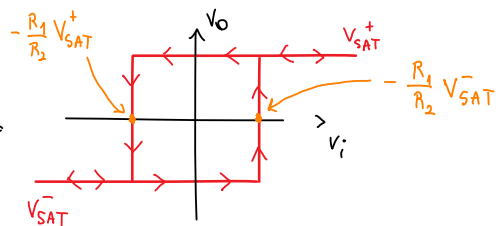
Podemos ter também um comparador regenerativo não-inversor:



Pela teoria da sobreposição

$$V_x = \frac{R_2}{R_1 + R_2} V_i + \frac{R_1}{R_1 + R_2} V_o$$

Daqui temos a seguinte curva

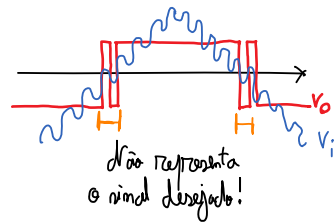
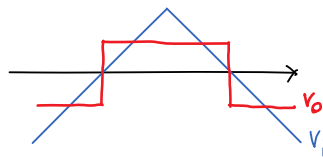


Logo voltando ao exemplo anterior, temos então um circuito com memória (ou histerese):

Sem ruído:

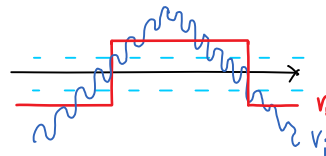
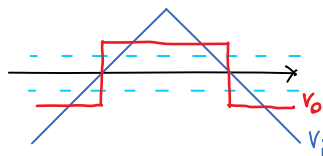
Com ruído:

Sem histerese:



Isso representa o ruído desejado!

Com histerese:



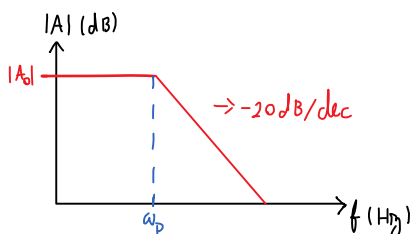
Temos então uma resposta muito mais satisfatória!

↳ Características não-ideais

Em geral, os Amplif's têm características não-ideais tais como:

- Resposta em frequência:

O ganho diminui em frequência, devido ao polo adicionado pelo condensador



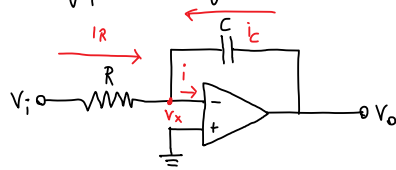
- Slew Rate (Taxa de inflexão)

Tal como anteriormente o SR é dado por $\left| \frac{dV_o}{dt} \right|_{\text{Max}}$ e como $i_o = C \frac{dV_o}{dt} \Leftrightarrow \left| \frac{dV_o}{dt} \right|_{\text{Max}} = \frac{I}{C}$, ou seja o limite é novamente o condensador.

Exercícios:

2º Teste - 1º S - 2017/18

Ex 6) Determine $V_o(t)$ e identifique a montagem.



$$V_x = V^- = V^+ = 0$$

$$i = 0$$

$$i_R + i_C = i \Rightarrow \frac{V_i - V_x}{R} + C \frac{d(V_o - V_x)}{dt} = 0 \Rightarrow \frac{V_i}{R} = -C \frac{dV_o}{dt} \Rightarrow V_o(t) = -\frac{1}{RC} \int V_i(t) dt$$

É uma montagem integradora

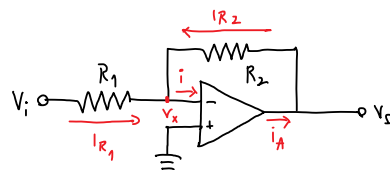
2º Teste - 1º S - 2015/16

Ex 7) Calcule o ganho da montagem, a resistência de entrada e a de saída.

Calcule o ganho da montagem se o amplificador tiver ganho 1000.

$$R_1 = 5k\Omega$$

$$R_2 = 20k\Omega$$



Amplif. Ideal ($G = \infty$)

$$V_x = V^- = V^+ = 0$$

$$i = 0$$

$$i_A = \infty$$

$$G = \infty$$

$$A: i_{R_1} + i_{R_2} = i \Rightarrow \frac{V_i - V_x}{R_1} + \frac{V_o - V_x}{R_2} = 0 \Rightarrow \frac{V_i}{R_1} + \frac{V_o}{R_2} = 0 \Rightarrow \frac{V_i}{R_1} = -\frac{V_o}{R_2} \Rightarrow A = \frac{V_o}{V_i} = -\frac{R_2}{R_1} = -4$$

$$R_{im}: R_{im} = \frac{V_i}{i_{im}} = \frac{V_i}{i_{R_1}} = R_1 //$$

$$R_o: R_o = \frac{V_o}{i_o} = \frac{V_o}{i_{R_2} + i_A} = \frac{V_o}{\infty} = 0 //$$

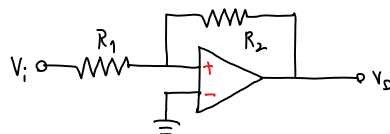
$$G = 1000$$

$$A: V_o = (V^+ - V^-)G \Rightarrow V_o = (0 - V_x)G \Rightarrow V_x = -\frac{V_o}{1000}$$

$$i_{R_1} + i_{R_2} = i \Rightarrow \frac{V_i - V_x}{R_1} + \frac{V_o - V_x}{R_2} = 0 \Rightarrow \frac{V_i + \frac{V_o}{1000}}{R_1} + \frac{V_o + \frac{V_o}{1000}}{R_2} = 0 \Rightarrow \frac{V_i}{R_1} + V_o \left(\frac{1}{1000 R_1} + \frac{1 + \frac{1}{1000}}{R_2} \right) = 0 \Rightarrow$$

$$\Rightarrow \frac{V_o}{V_i} = - \frac{\frac{1}{R_1}}{\frac{1}{1000 \cdot R_1} + \frac{1001}{1000 \cdot R_2}} = - \frac{800}{201} \approx -3.98$$

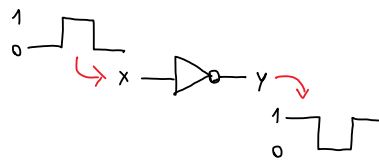
Ex 8) Que tipo de circuito seria realizado se o amplificador fosse ligado com os terminais trocados?



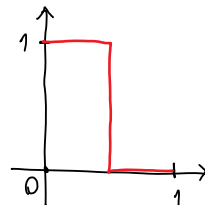
É um amplificador regenerativo não-inversor //

Circuitos Digitais

Anteriormente falávamos de portas lógicas, nomeadamente, a porta NOT:

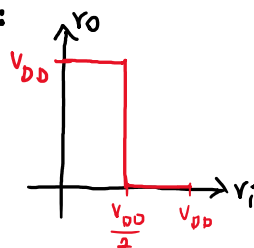
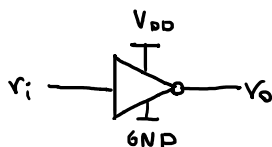


Logo necessitamos de um circuito, cuja curva característica seja:



Onde "0" e "1" são valores lógicos. Na realidade normalmente temos $1 \Rightarrow V_{DD}$ e $0 \Rightarrow GND$.

E sendo assim o inversor ideal é:



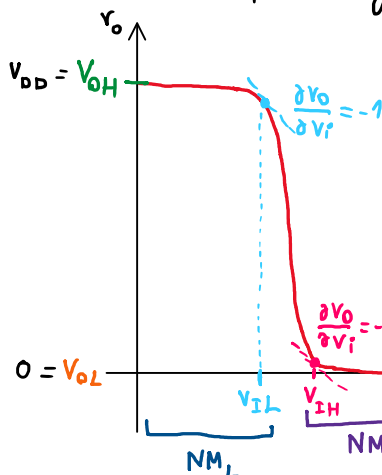
Quando se implementa um inversor real, a curva será não-ideal e por isso são necessários alguns valores para a caracterizar:

$V_{OH} \Rightarrow$ High output voltage $\leadsto$ Tensão de saída no estado '1' $\Rightarrow V_{OH} \leq V_{DD}$

$V_{OL} \Rightarrow$ Low output voltage $\leadsto$ Tensão de saída no estado '0' $\Rightarrow V_{OL} \geq 0$

$V_{IH} \Rightarrow$ High input voltage $\leadsto$ Tensão de entrada **mínima** que é o estado '1' } definidos nos pontos em que $\frac{\partial V_O}{\partial V_i} = -1 //$

$V_{IL} \Rightarrow$ Low input voltage $\leadsto$ Tensão de entrada **máxima** que é o estado '0'



Com estes valores podemos calcular as margens de ruído, ou seja os intervalos onde o sinal é sempre interpretado como um dado estado.

$NM_H = V_{OH} - V_{IH}$: Intervalo em que a saída é interpretada como '1'

$NM_L = V_{IL} - V_{OL}$: Intervalo em que a saída é interpretada como '0'

E métricas? Há duas métricas principais para portas lógicas

- Consumo / Potência
- Atrasos

Consumo

- O consumo pode ser **estático**, a potência dissipada quando o circuito está em pernanencia num estado, ou **dinâmico**, a potência dissipada quando o circuito muda de estado.

* Potência Estática

Normalmente a dissipação é diferente nos estados '0' e '1'. Por isso a potência estática é definida como a média dos dois. $\rightarrow P_D = \frac{1}{2} (P_{DH} + P_{DL}) \Rightarrow$ Como calcular P_{DH} e P_{DL} depende da arquitectura do inversor e mais à frente há exemplos.

* Potência Dinâmica

Considerando os níveis de tensão '0' $\rightarrow 0V$ e '1' $\rightarrow V_{DD}$ a energia entregue na mudança de estado '0' $\rightarrow$ '1' é:

$$W = Q \cdot V_{DD}$$

Se a carga do inversor for um condensador (C_L) então temos:

$$W = Q \cdot V_{DD} = C_L \cdot V_{DD}^2$$

Nota que a energia armazenada num condensador é $W'_C = \frac{1}{2} \cdot C_L \cdot V_{DD}^2$, ou seja a energia dissipada ao carregar é:

$$W_D = \frac{1}{2} \cdot C_L \cdot V_{DD}^2$$

E na transição de '1' $\rightarrow$ '0', o condensador irá descarregar na sua totalidade, logo a totalidade da carga é dissipada:

$$W_D = W'_D + W'_C = W = C_L \cdot V_{DD}^2$$

Se o inversor comutar a uma frequência f a potência dinâmica será:

$$P_E = f \cdot W_D = f \cdot C_L \cdot V_{DD}^2$$

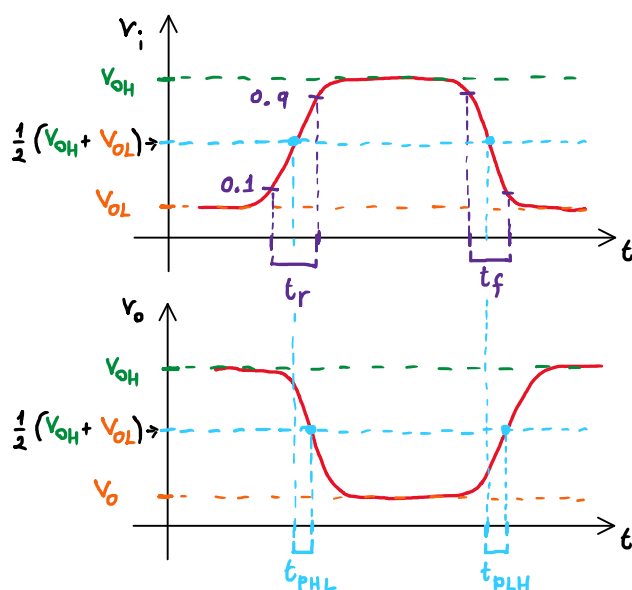
Isto é realista, visto que a porta/gate de um MOSFET pode ser vista como um condensador

*Nota: O t_p pode ser medido directamente com um oscilador em anel

 m inverters
 Com m ímpar > 1
 Este circuito oscila com uma onda quadrada de período $T = 2 \cdot t_p \cdot m$

Atrasos

Os circuitos digitais não são instantâneos e há vários tempos que são relevantes para a sua caracterização:



t_r - rise time - tempo de subida | Medidos entre 10% e 90% do intervalo $V_{OH} - V_{OL}$
 t_f - fall time - tempo de descida

t_{PHL} - High Low propagation time - Atraso de propagação '1' $\rightarrow$ '0'
 t_{PLH} - Low High propagation time - Atraso de propagação '0' $\rightarrow$ '1'
 $\rightarrow$ Tempo medido entre 0.5 V_i e 0.5 V_o !

$$\text{Atraso de propagação: } t_p = \frac{1}{2} (t_{PLH} + t_{PHL}) *$$

Figuras de Mérito (FoM)

Como queremos circuitos rápidos e com pouco consumo definimos o factor de qualidade como $t_p \cdot P_D \Rightarrow$ Quanto menor melhor!

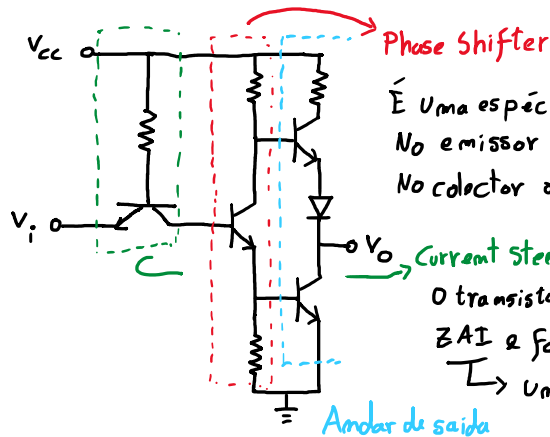
A área também é relevante logo uma outra métrica é $t_p \cdot P_D \cdot A$ sendo todos os valores relativos ao inversor.

Implementação

Bipolares $\leadsto$ Recuar ao par diferencial para lógica **ECL (Emitter coupled Logic)**

A maior parte das implementações de circuitos digitais são feitas com MOSFET's, e estas serão o foco, mas a título de curiosidade, fica aqui um inversor da família **TTL (Transistor Transistor Logic)**

$\hookrightarrow$ Nota $\Rightarrow$ Só usa mpm e diodos



É uma espécie de andar de emissor e coletor degenerado.

No emissor o ganho de tensão é ≈ 1

No coletor o ganho de tensão é ≈ -1

$\Rightarrow$ Ou seja cria duas cópias do sinal
uma em fase, a outra em anti-fase

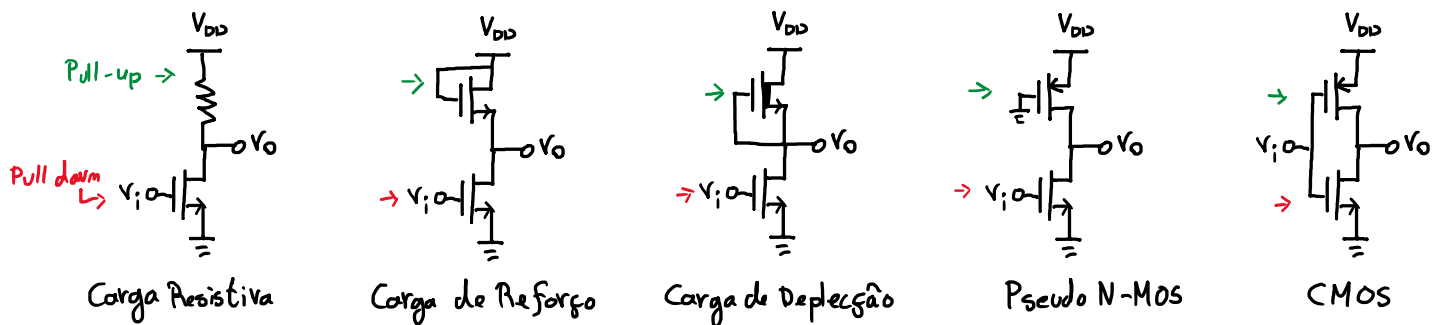
O transistor ou está em ZAB e retira corrente do andar seguinte, ou está em ZAI e fornece corrente!

$\hookrightarrow$ Uma das utilizações da Zona Ativa Inversa!

Andar de saída

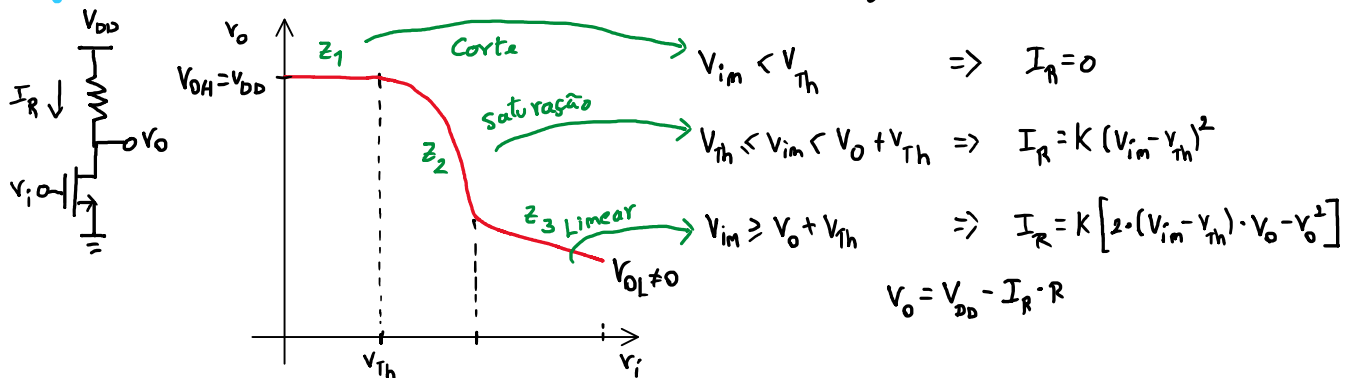
Para bufferizar o sinal!

MOSFET's



Todo e qualquer inversor é composto por um bloco de **pull-up** (que puxa a saída a 1) e um de **pull-down** (que puxa a saída a 0). A abordagem mais simples é utilizar uma resistência. Outras alternativas usam apenas transistores do tipo - m. As tecnologias mais recentes usam transistores p e m! Vamos então detalhar as características de cada um destes designs.

• **Carga Resistiva** $\Rightarrow$ Nada mais que um andar common source! Logo:

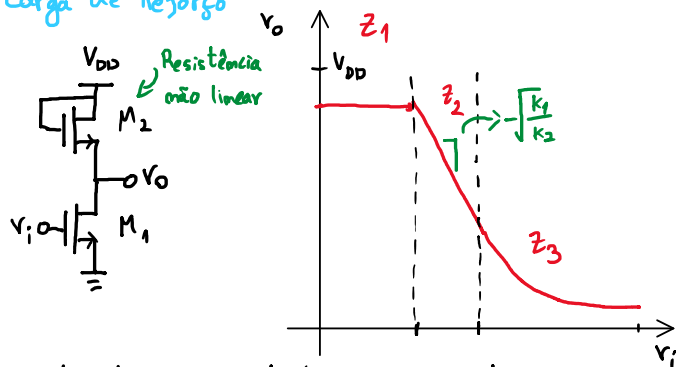


✓ Menor número de transistores
× Potência estática não nula

× Menores margem de ruído
× Tempos de subida e descida diferentes

× Necessita de resistência $\Rightarrow$ Ocupa muita área

• Carga de Reforço



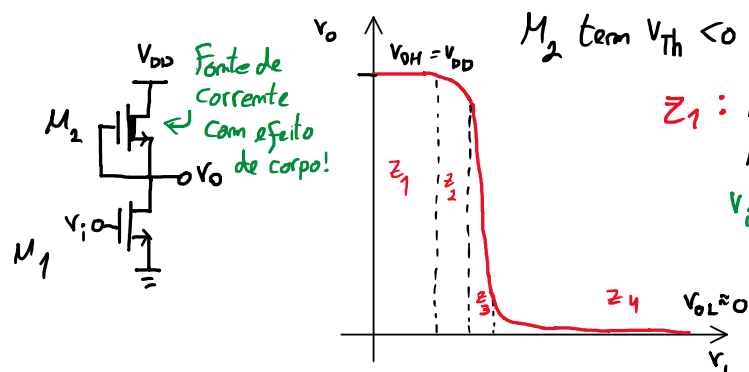
Em circuito integrado o body / bulk de M_2 está a ground mas a source não $\Rightarrow V_{SB} \neq 0$

Logo M_2 vai sofrer de efeito de corpo $\Rightarrow$ Isto afecta as equações todos, mas para simplificar foi desprezado.

✓ Melhora margens de ruído, menor produto atraso potência e $V_{OL} \approx 0$

✗ $V_{OH} \neq V_{DD}$

• Carga de Depleção



M_2 tem $V_{Th} < 0$ logo pode estar ligado quando $V_{gs2} = 0$!

Z_1 : M_1 corte
 M_2 Triodo
 $V_i < V_{Th1}$

Z_2 : M_1 Saturação
 M_2 Triodo
 $V_0 \geq V_i - V_{Th1}$
 $V_0 \geq |V_{Th2}|$

Z_3 : M_1 Saturação
 M_2 Saturação
 $V_0 \geq V_i - V_{Th1}$
 $V_0 < |V_{Th2}|$

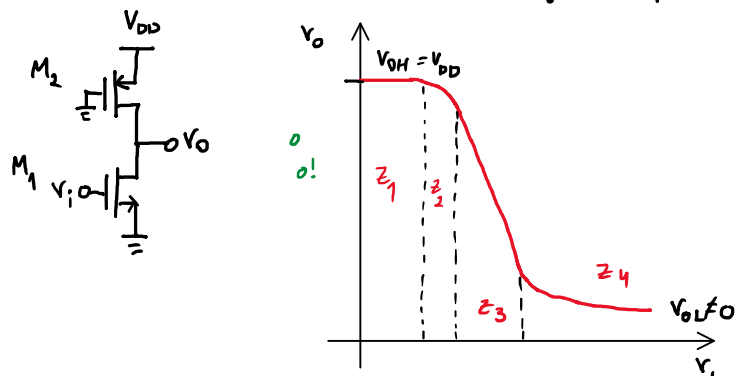
Z_4 : M_1 Triodo
 M_2 Saturação

✓ Para a mesma área tem margens de ruído maiores que a carga de reforço

✓ Tem um produto atraso - potência menor (mas por pouco)

✗ Precisa de uma tecnologia que permita fazer transistores de depleção $\Rightarrow$ Cada vez mais raro!

• Pseudo - NMOS $\Rightarrow$ Muito semelhante à carga de depleção mas sem efeito de corpo!



Z_1 : M_1 corte
 M_2 Triodo
 $V_i < V_{Th1}$

Z_2 : M_1 Saturação
 M_2 Triodo
 $V_0 \geq V_i - V_{Th1}$
 $V_0 \geq |V_{Th2}|$

Z_3 : M_1 Saturação
 M_2 Saturação
 $V_0 \geq V_i - V_{Th1}$
 $V_0 < |V_{Th2}|$

Z_4 : M_1 Triodo
 M_2 Saturação
 $V_0 < V_i - V_{Th1}$
 $V_0 < |V_{Th2}|$

✗ $V_{OL} \neq 0 \Rightarrow$ Potência estática não nula

✗ Piores margens de ruído

✓ Adequado para sistemas que passem muito tempo em "High"

$M_2 \Rightarrow$ Sempre Saturado ($V_{DS2} = V_{GS2}$)

Z_1 : M_1 Corte

$$i_{D2} = K_2 (V_{DD} - V_0 - V_{Th2})^2 \Rightarrow V_0 = V_{DD} - V_{Th2} = V_{OH}$$

$$i_{D1} = 0$$

Z_2 : M_1 Sat.

$$i_{D2} = K_2 (V_{DD} - V_0 - V_{Th2})^2$$

$$i_{D1} = K_1 (V_i - V_{Th1})^2$$

$$\Rightarrow V_0 = V_{DD} - V_{Th2} + \sqrt{\frac{K_1}{K_2}} \cdot V_{Th1} - \sqrt{\frac{K_1}{K_2}} V_i$$

Declive

Z_3 : M_1 Triodo

$$i_{D2} = K_2 (V_{DD} - V_0 - V_{Th2})^2$$

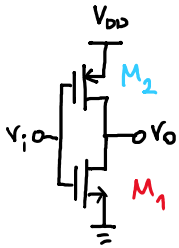
$$i_{D1} = K_1 [2 \cdot (V_i - V_{Th1}) \cdot V_0 - V_0^2]$$

chato de resolver
Mas $V_{OL} \approx 0$

• CMOS

A dedução das diversas zonas de funcionamento, tal como o cálculo dos atrasos e das potências estáticas, das tecnologias anteriores foi omitida, visto que estão aqui a tópicos de curiosidade.

No entanto a tecnologia CMOS é o que permitiu a miniaturização e o VLSI (Very Large Scale Integration) e por isso será totalmente detalhada.



Há duas situações

$$\text{Ideal} \Rightarrow \text{Transistores Adaptados} \Rightarrow \begin{cases} V_{th1} = V_{th2} = V_{th} \\ k_1 = k_2 \Rightarrow \mu_n \left(\frac{W}{L}\right)_n = \mu_p \left(\frac{W}{L}\right)_p \end{cases}$$

$$\text{Geral} \Rightarrow \begin{cases} V_{th1} \neq V_{th2} \\ k_1 \neq k_2 \end{cases}$$

↳ As deduções serão feitas para o caso geral sendo depois simplificadas para o caso adaptado!

$$V_i = V_{GS1} = V_{DD} - V_{SG2}$$

Nota:

$$V_D = V_{DD} - V_{SD2} = V_{DS1}$$

Primeira coisa a notar $\Rightarrow$ Não há efeito do corpo! Bulk de M_2 ligado a V_{DD} e o de M_1 ligado a GND

$\rightarrow$ Para $V_i = 0$:

$$V_i = V_{GS1} = 0 < V_{th1} \Rightarrow M_1 \text{ Corte} \Rightarrow i_{D1} = 0$$

$$\text{Como } i_{D1} = i_{D2} = 0$$

$$M_2 \text{ Triodo?} \Rightarrow i_{D2} = k_2 [2(V_{SG2} - V_{th2})V_{SD2} - V_{SD2}^2] = 0 \Leftrightarrow (2(V_{SG2} - V_{th2}) - V_{SD2})V_{SD2} = 0 \Leftrightarrow \textcircled{A}$$

$$\Leftrightarrow \begin{cases} V_{SD2} = 0 \\ V_{SD2} = 2(V_{DD} - V_{th2}) \leftarrow \text{Imp.} \end{cases} \Rightarrow V_{SD2} = 0 \leadsto V_{SD2} < V_{SG2} - V_{th2} \Rightarrow V_{SD2} < V_{DD} - V_{th2} \Rightarrow \text{Confirma-se triodo}$$

$\rightarrow$ Ao aumentar V_i , M_1 sairá do corte e entra em saturação

$$\text{Logo} \Rightarrow i_{D1} = i_{D2} \Leftrightarrow k_1 (V_i - V_{th1})^2 = k_2 [2(V_{DD} - V_i - V_{th2})(V_{DD} - V_i) - (V_{DD} - V_i)^2] \textcircled{B}$$

$\rightarrow$ Depois M_2 sai de triodo e entra em saturação

$$i_{D1} = i_{D2} \Leftrightarrow k_1 (V_i - V_{th1})^2 = k_2 (V_{DD} - V_i - V_{th2})^2 \textcircled{C}$$

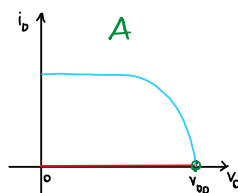
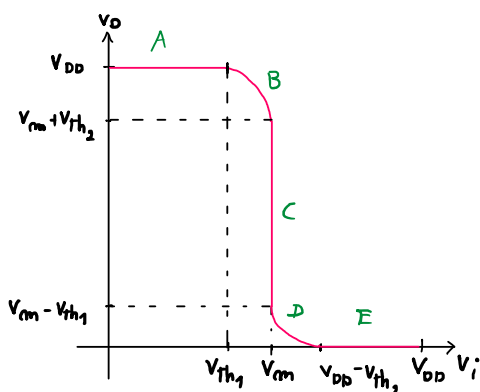
$\rightarrow M_1$ entra em triodo

$$i_{D1} = i_{D2} \Leftrightarrow k_1 [2(V_i - V_{th1})V_D - V_D^2] = k_2 (V_{DD} - V_i - V_{th2})^2 \textcircled{D}$$

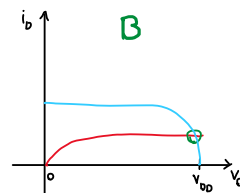
$\rightarrow$ Para $V_i = V_{DD}$ teremos M_1 em triodo e M_2 ao corte!

$$i_{D1} = i_{D2} = 0 \Rightarrow k_1 [2(V_{GS1} - V_{th1})V_{DS1} - V_{DS1}^2] = 0 \Rightarrow (2(V_{GS1} - V_{th1}) - V_{DS1})V_{DS1} = 0 \begin{cases} V_{DS1} = 0 \\ V_{DS1} = 2(V_{GS1} - V_{th1}) \leftarrow \text{Imp.} \end{cases} \textcircled{E}$$

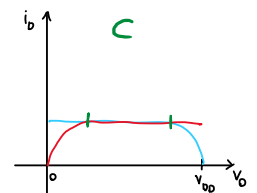
$$V_{DS1} = 0 \Rightarrow V_{DS1} < V_{GS1} - V_{th1} \Rightarrow \text{Confirma-se o triodo}$$



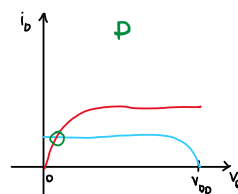
M_2 - PMOS - Triodo
 M_1 - NMOS - Corte



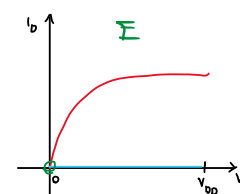
M_2 - PMOS - Triodo
 M_1 - NMOS - Saturação



M_2 - PMOS - Saturação
 M_1 - NMOS - Saturação



M_2 - PMOS - Saturação
 M_1 - NMOS - Triodo



M_2 - PMOS - Corte
 M_1 - NMOS - Triodo

	A	B	C	D	E
NMOS	C	S	S	T	T
PMOS	T	T	S	S	C

Para acabar a caracterização da curva característica V_i/V_o falta V_{IH} , V_{IL} e V_m

V_{IL} tiramos de B, V_{IH} de D e V_m de C

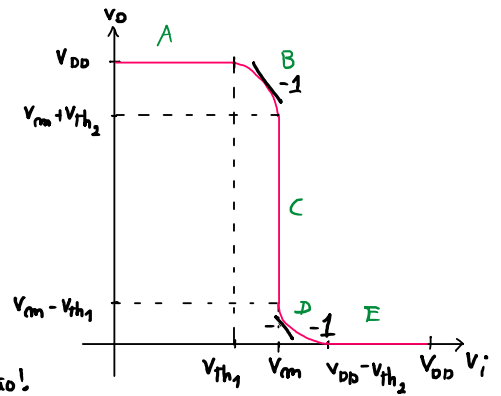
V_m :

$$k_1 (V_i - V_{th1})^2 = k_2 (V_{DD} - V_i - V_{th2})^2 \Leftrightarrow$$

Adaptado

$$\Leftrightarrow V_i = V_m = \frac{\sqrt{k_1} V_{th1} + \sqrt{k_2} (V_{DD} - V_{th2})}{\sqrt{k_1} + \sqrt{k_2}} \Rightarrow V_m = \frac{V_{DD}}{2}$$

Caso os transistores não estejam adaptados podemos alterar o ponto de transição!



$$V_{IL}: k_1 (V_i - V_{th1})^2 = k_2 [2(V_{DD} - V_i - V_{th2})(V_{DD} - V_o) - (V_{DD} - V_o)^2]$$

Substituir!

No caso geral é mais fácil fazer numericamente!

Daqui podemos tirar o V_{IL} ! Derivar a V_i :

$$2k_1 (V_i - V_{th1}) = 2k_2 [V_o - V_{DD} + (V_{DD} - V_i - V_{th2}) \left(-\frac{dV_o}{dV_i}\right) - (V_{DD} - V_o) \left(-\frac{dV_o}{dV_i}\right)]$$

$$\text{Com } \frac{dV_o}{dV_i} = -1 \text{ e } V_i = V_{IL}:$$

$$k_1 (V_i - V_{th1}) = k_2 (2V_o - V_{IL} - V_{th2} - V_{DD}) \Rightarrow V_o = \frac{1}{2} \left(1 + \frac{k_m}{k_p}\right) V_{IL} + \frac{1}{2} \left(V_{DD} - \frac{k_m}{k_p} V_{th1} + V_{th2}\right)$$

$$\text{Se estiver adaptado: } V_o = V_{IL} - \frac{V_{DD}}{2} \Rightarrow V_{IL} = \frac{1}{8} (3V_{DD} + 2V_{th})$$

$$V_{IH}: k_1 [2(V_i - V_{th1})V_o - V_o^2] = k_2 (V_{DD} - V_i - V_{th2})^2$$

Substituir!

Igual ao anterior!

Derivar a V_i :

$$2k_1 [V_o + (V_{th1} - V_i) \left(-\frac{dV_o}{dV_i}\right) + V_o \left(-\frac{dV_o}{dV_i}\right)] = -2k_2 (V_{DD} - V_i - V_{th2})$$

$$\text{Onde } \frac{dV_o}{dV_i} = -1 \text{ e } V_i = V_{IH}$$

$$k_1 (2V_o - V_{IH} + V_{th1}) = -k_2 (V_{DD} - V_{IH} - V_{th2}) \Rightarrow V_o = \frac{1}{2} \left(1 + \frac{k_2}{k_1}\right) V_{IH} + \frac{1}{2} \left(\frac{k_1}{k_2} V_{th2} - V_{th1} - \frac{k_1}{k_2} V_{DD}\right)$$

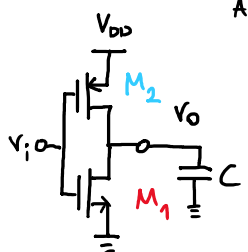
$$\text{Se estiver adaptado: } V_o = V_{IH} - \frac{V_{DD}}{2} \Rightarrow V_{IH} = \frac{1}{8} (5V_{DD} - 2V_{th})$$

$$\text{Nota: } V_{IH} - \frac{V_{DD}}{2} = \frac{V_{DD}}{2} - V_{IL} \Rightarrow \text{Devido à simetria}$$

Consideramos $\lambda=0$, caso $\lambda \neq 0$, a zona C teria um ligeiro declive!

Potência Estática $\Rightarrow i_{D1} = i_{D2} = 0$ Quer em (A) $\Rightarrow$ estado '1' na saída, quer em (E) $\Rightarrow$ estado '0' na saída $\Rightarrow P_D = 0$

Ativos:



A equação que relaciona o tempo e transição num condensador é: $i_c = C \frac{dV_o}{dt}$

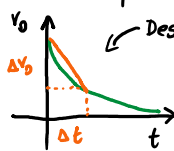
Estamos a colocar um degrau na entrada

Passamos de (A) para (E) ou vice-versa!

Para t_{pHL}

M_1 conduz

M_2 Corte



Descarga

Podemos aproximar esta exponencial numa recta!

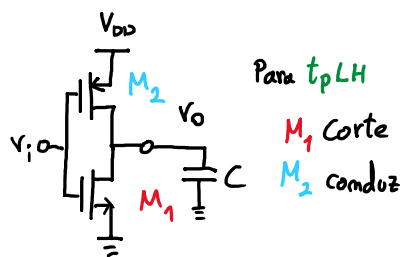
$$\bar{i}_c \approx C \frac{\Delta V_o}{\Delta t} \Rightarrow \begin{cases} \Delta V_o = V_o(t_f) - V_o(t_i) \\ \bar{i}_c = \frac{i_c(t_f) + i_c(t_i)}{2} \end{cases}$$

$$\text{Em } t_i: \begin{cases} V_o(t_i) = V_{OH} = V_{DD} \\ i_{D1}(t_i) = K_1 (V_{DD} - V_{th1})^2 \end{cases} \quad M_1 \text{ Saturação}$$

$$\text{Em } t_f: \begin{cases} V_o(t_f) = \frac{V_{OL} + V_{OH}}{2} = \frac{V_{DD}}{2} \\ i_{D1}(t_f) = K_1 \left[2(V_{DD} - V_{th1}) \left(\frac{V_{DD}}{2}\right) - \left(\frac{V_{DD}}{2}\right)^2 \right] \end{cases} \quad M_1 \text{ Triodo}$$

$$\text{Logo com } \begin{cases} \bar{i}_c = \frac{i_{D1}(t_f) + i_{D1}(t_i)}{2} \\ \Delta V_o = V_o(t_f) - V_o(t_i) = -\frac{V_{DD}}{2} \end{cases}$$

$$\Rightarrow \Delta t = t_{pHL} = \frac{C}{\bar{i}_c} \Delta V_o$$



Para t_{pLH}

Carrega $\Rightarrow$ Podemos usar a mesma aproximação

Sabemos C

Sabemos V_0 inicial e V_0 final

Podemos calcular $\bar{i}_c$

$$\bar{i}_c \approx C \frac{\Delta V_0}{\Delta t} \Rightarrow \begin{cases} \Delta V_0 = V_0(t_f) - V_0(t_i) \\ \bar{i}_c = \frac{i_c(t_f) + i_c(t_i)}{2} \end{cases}$$

$$\text{Em } t_i: \begin{cases} V_0(t_i) = V_{OL} = 0 \\ i_{D_2}(t_i) = K_2 (V_{DD} - V_{th_2})^2 \quad M_2 \text{ Saturação} \end{cases}$$

$$\text{Em } t_f: \begin{cases} V_0(t_f) = \frac{V_{OL} + V_{OH}}{2} = \frac{V_{DD}}{2} \\ i_{D_2}(t_f) = K_2 \left[2(V_{DD} - V_{th_2}) \left(\frac{V_{DD}}{2} \right) - \left(\frac{V_{DD}}{2} \right)^2 \right] \quad M_2 \text{ Triodo} \end{cases}$$

$$\text{Novamente } \begin{cases} \bar{i}_c = \frac{i_{D_2}(t_f) + i_{D_2}(t_i)}{2} \\ \Delta V_0 = V_0(t_f) - V_0(t_i) = \frac{V_{DD}}{2} \end{cases}$$

$$\Rightarrow \Delta t = t_{pLH} = \frac{C}{\bar{i}_c} \Delta V_0 \quad \text{E para finalizar: } t_p = \frac{t_{pHL} + t_{pLH}}{2}$$

Caso o inversor esteja adaptado temos $t_{pHL} = t_{pLH} = t_p$!

Podemos também ser exactos e resolver as equações diferenciais! $i_c = C \frac{dV_0}{dt}$

Temos de analisar $i_c = C \frac{dV_0}{dt}$ para os dois casos possíveis de corrente.

Para t_{pHL} ① $V_0 > V_{DD} - V_{th_1}$ $\Rightarrow K_1 (V_{DD} - V_{th_1})^2 = C \frac{dV_0}{dt} \Rightarrow \frac{dV_0}{dt} = \frac{K_1 (V_{DD} - V_{th_1})^2}{C}$ $\Rightarrow t_{①} = \frac{C V_{th_1}}{K_1 (V_{DD} - V_{th_1})^2}$

$I_{D_1} = K_1 (V_{DD} - V_{th_1})^2$ $\Leftarrow$ constante

$\begin{cases} V_0(0) = V_{DD} \\ V_0(f) = V_{DD} - V_{th_1} \end{cases}$

② $V_0 \leq V_{DD} - V_{th_1}$

$$I_{D_1} = K_1 [2(V_{DD} - V_{th_1}) V_0 - V_0^2] \Rightarrow K_1 [2(V_{DD} - V_{th_1}) V_0 - V_0^2] = C \frac{dV_0}{dt} \Leftrightarrow$$

$$\Leftrightarrow -\frac{K_1}{C} dt = \frac{1}{2(V_{DD} - V_{th_1})} \cdot \frac{1}{\frac{1}{2(V_{DD} - V_{th_1})} V_0^2 - V_0} \cdot dV_0 \Rightarrow t_{②} = \frac{C}{2K_1 (V_{DD} - V_{th_1})} \cdot \ln \left(\frac{3V_{DD} - 4V_{th_1}}{V_{DD}} \right)$$

Obtemos:

$$\begin{cases} t_{pHL} = \frac{①}{K_1 (V_{DD} - V_{th_1})^2} + \frac{②}{2K_1 (V_{DD} - V_{th_1})} \cdot \ln \left(\frac{3V_{DD} - 4V_{th_1}}{V_{DD}} \right) \\ t_{pLH} = \frac{C V_{th_2}}{K_2 (V_{DD} - V_{th_2})^2} + \frac{C}{2K_2 (V_{DD} - V_{th_2})} \cdot \ln \left(\frac{3V_{DD} - 4V_{th_2}}{V_{DD}} \right) \end{cases}$$

Portanto o inversor CMOS foi totalmente caracterizado! Podemos tirar as seguintes conclusões:

✓ Muito próximo do inversor ideal.

✓ Potência estática nula $\Rightarrow$ Produto atraso-potência nulo!

✓ Maiores margens de ruído

✗ 2 Gates em V_i em vez de só 1 $\Rightarrow$ Mais capacidade $\Rightarrow$ Pod. por atrasos maiores

Portas Lógicas

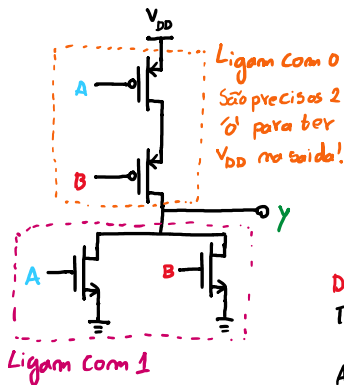
Inversores são interessantes, mas não bastam para fazer sistemas mais complexos.

São precisas portas lógicas, tais como NOR, ou NAND.

Tal como anteriormente, teremos um bloco de pull-down, com NMOS, que define os '0's e um bloco de pull-up, com PMOS, que define os '1's.

A saída deve estar sempre definida e não se pode ligar a saída à massa e à alimentação em simultâneo!

O caso mais simples é o inversor, que já foi analisado. Podemos então analisar uma NOR.



A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

Pull-Up: Define $Y \Rightarrow Y = \overline{A+B} = \overline{A} \cdot \overline{B}$

A operação OR (multiplicação) faz-se com dispositivos em série!

Pull-Down: Define $\bar{Y} \Rightarrow \bar{Y} = A+B$

A operação AND (soma) faz-se com dispositivos em paralelo!

Dimensionamento:

Temos de escolher as dimensões dos transistores. Isto é feito por comparação com o inversor!

A corrente dos dispositivos é proporcional ao seu $\frac{W}{L}$ ($I_D \propto k \propto \frac{W}{L}$). Por norma queremos que as portas lógicas tenham a mesma corrente na saída que o inversor!

Por isso temos de analisar os piores casos, quando há máximas corrente!

Para a NOR: - NMOS: Pior caso $\Rightarrow$ Se um está ligado, logo $\left(\frac{W}{L}\right)_{N-A \& B} = \left(\frac{W}{L}\right)_{N-Inversor}$

- PMOS: Pior caso $\Rightarrow$ Ambos ligados e em série $\Rightarrow$ Na prática o L duplica! Os dois transistores em série comportam-se como um único transistor com $\frac{W}{2L} \Rightarrow$ a corrente reduz para metade

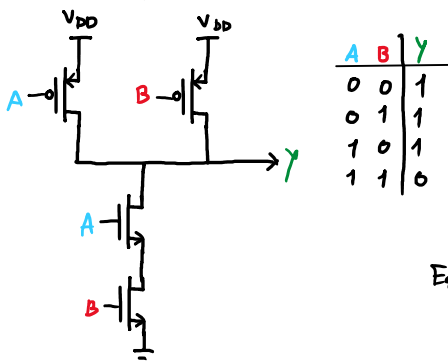
Logo, $\left(\frac{W}{L}\right)_{P-A \& B} = 2 \cdot \left(\frac{W}{L}\right)_{P-Inv} \Rightarrow$ O W dos transistores tem de ser duplicado para equilibrar!

Nota: Como o pull-down faz automaticamente a negação ($\bar{Y}$) e o Pull-Up (visto que usa PMOS) automaticamente nega as entradas $\frac{1}{2} \left| \frac{W}{L} \right|$, as portas lógicas CMOS são indicadas para fazer lógica negada (NOR, NAND etc...).

Símbolo da negação

Para obter uma OR a forma mais adequada é fazer uma NOR e depois inverter!

NAND $Y = \overline{A \cdot B} \begin{cases} Y = \overline{A+B} \Rightarrow \text{PMOS} \\ \bar{Y} = A \cdot B \Rightarrow \text{NMOS} \end{cases}$



A	B	Y
0	0	1
0	1	1
1	0	1
1	1	0

Dimensionamento:

$$\left(\frac{W}{L}\right)_{P-A} = \left(\frac{W}{L}\right)_{P-B} = \left(\frac{W}{L}\right)_{P-Inv.}$$

$$\left(\frac{W}{L}\right)_{N-A} = \left(\frac{W}{L}\right)_{N-B} = 2 \left(\frac{W}{L}\right)_{N-Inv.}$$

Pela mesma lógica que anteriormente!

Esta equivalência pode ser generalizada

Nota: Está-se a assumir L fixo.

Normalmente é usado L_{min} para maximizar corrente e minimizar a área!

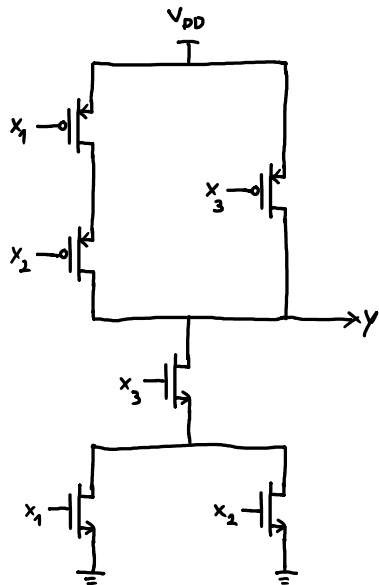
Também se assume que o inversor de referência tem os dispositivos adoptados!

$$\text{Paralelo } \left(\frac{W}{L}\right)_{eq} = \left(\frac{W}{L}\right)_1 + \left(\frac{W}{L}\right)_2 + \dots$$

$$\text{Série } \left(\frac{W}{L}\right)_{eq}^{-1} = \left(\frac{W}{L}\right)_1^{-1} + \left(\frac{W}{L}\right)_2^{-1} + \dots$$

Exemplos

$$Y = (X_1 + X_2) \cdot X_3 \Rightarrow \begin{cases} \text{PMOS} \Rightarrow Y = (\bar{X}_1 \cdot \bar{X}_2) + \bar{X}_3 \\ \text{NMOS} \Rightarrow \bar{Y} = (X_1 + X_2) \cdot X_3 \end{cases}$$

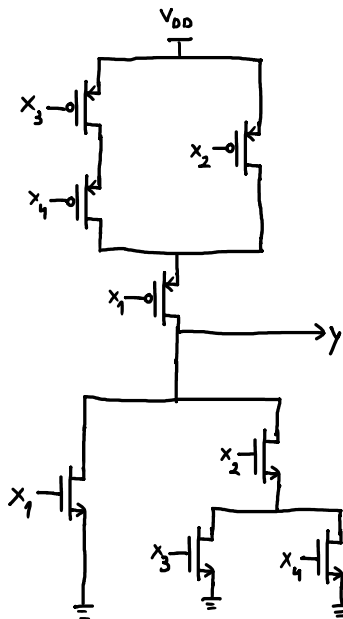


Dimensionamento:

$$\text{PMOS} \begin{cases} \left(\frac{W}{L}\right)_3 = \left(\frac{W}{L}\right)_{\text{Inv}} \\ \left(\frac{W}{L}\right)_1 = \left(\frac{W}{L}\right)_2 = 2 \cdot \left(\frac{W}{L}\right)_{\text{Inv}} \end{cases}$$

$$\text{NMOS} \quad \left(\frac{W}{L}\right)_1 = \left(\frac{W}{L}\right)_2 = \left(\frac{W}{L}\right)_3 = 2 \cdot \left(\frac{W}{L}\right)_{\text{Inv}}$$

$$Y = \overline{X_1 + X_2 (X_3 + X_4)} \Rightarrow \begin{cases} \text{PMOS} \Rightarrow Y = \bar{X}_1 \cdot (\bar{X}_2 + \bar{X}_3 \cdot \bar{X}_4) \\ \text{NMOS} \Rightarrow \bar{Y} = X_1 + X_2 (X_3 + X_4) \end{cases}$$



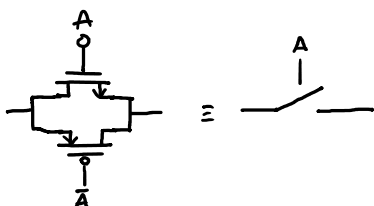
Dimensionamento:

$$\text{PMOS} \begin{cases} \left(\frac{W}{L}\right)_3 = \left(\frac{W}{L}\right)_4 = \left(\frac{W}{L}\right)_1 = 3 \cdot \left(\frac{W}{L}\right)_{\text{Inv}} \\ \left(\frac{W}{L}\right)_2 = \frac{3}{2} \cdot \left(\frac{W}{L}\right)_{\text{Inv}} \end{cases} \Rightarrow \text{O transistor PMOS-} X_2 \text{ tem de ser equivalente à série de } X_3 \text{ e } X_4.$$

$$\text{NMOS} \begin{cases} \left(\frac{W}{L}\right)_1 = \left(\frac{W}{L}\right)_{\text{Inv}} \\ \left(\frac{W}{L}\right)_2 = \left(\frac{W}{L}\right)_3 = \left(\frac{W}{L}\right)_4 = 2 \cdot \left(\frac{W}{L}\right)_{\text{Inv}} \end{cases}$$

Nota: Todas estas portas podem ser feitas com resistências de pull-up, carga de reforço ou depleção, ou Pseudo-NMOS. Isto permite obter uma área menor, mas com os downsides de cada uma destas abordagens!

Uma outra alternativa é usar interruptores CMOS.



Exemplos:

